

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-338464

(43)Date of publication of application : 08.12.2000

(51)Int.Cl.

G02F 1/133
G09G 3/20

(21)Application number : 11-166104

(71)Applicant : CANON INC

(22)Date of filing : 11.06.1999

(72)Inventor : ASAO YASUSHI
TERADA MASAHIRO
TOGANO TAKESHI
MORI YOSHIMASA
MORIYAMA TAKASHI
ISOBE RYUICHIRO

(30)Priority

Priority number : 10177145 Priority date : 24.06.1998 Priority country : JP
11080490 24.03.1999

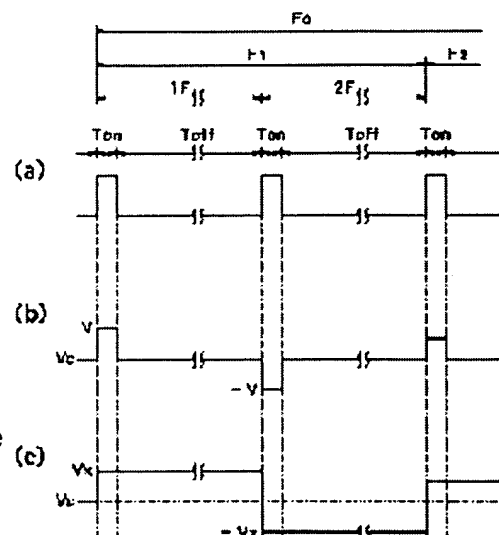
JP

(54) DISPLAY ELEMENT, LIQUID CRYSTAL DISPLAY ELEMENT, LIQUID CRYSTAL DISPLAY DEVICE AND DRIVING METHOD OF LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a display element, specially, an inexpensive liquid crystal element which can respond fast and have gradations controlled and is improved in moving picture quality while securing practical lightness.

SOLUTION: The display element which displays images of multiple frames in one second displays one frame F0 while dividing it into at least two fields F1 and F2. In at least one subfield 1F of one field F1, a desired image is displayed with 1st luminance Tx and in the remaining one subfield 2F, substantially the same image as the image displayed with the 1st luminance is displayed with 2nd luminance Ty



which is smaller than the 1st luminance and larger than 0.

LEGAL STATUS

[Date of request for examination] 10.01.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number] 3535769

[Date of registration] 19.03.2004

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-338464
(P2000-338464A)

(43) 公開日 平成12年12月8日 (2000.12.8)

(51) Int.Cl.⁷G 0 2 F 1/133
G 0 9 G 3/20

識別記号

5 6 0
6 4 2

F I

G 0 2 F 1/133
G 0 9 G 3/20

テーマコード* (参考)

5 6 0 2 H 0 9 3
6 4 2 D 5 C 0 8 0

審査請求 未請求 請求項の数37 O L (全 31 頁)

(21) 出願番号 特願平11-166104

(22) 出願日 平成11年6月11日 (1999.6.11)

(31) 優先権主張番号 特願平10-177145

(32) 優先日 平成10年6月24日 (1998.6.24)

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平11-80490

(32) 優先日 平成11年3月24日 (1999.3.24)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 浅尾 恭史

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 寺田 匡宏

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 100082337

弁理士 近島 一夫 (外1名)

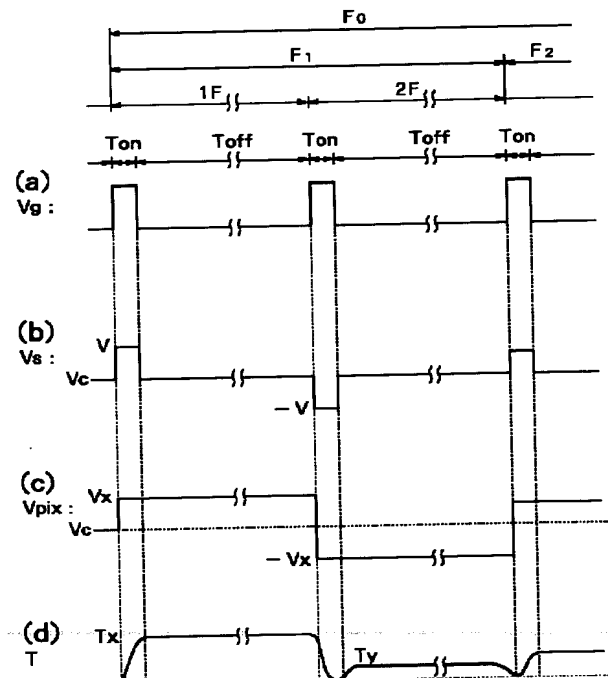
最終頁に続く

(54) 【発明の名称】 表示素子、液晶素子、液晶装置、及び表示装置の駆動方法

(57) 【要約】

【課題】 階調表示及び良好な動画像を得る。

【解決手段】 1秒間に複数フレームでの画像を表示する表示素子において、1フレーム F_0 は少なくとも2フィールド F_1 、 F_2 に分割し表示され、1フィールド F_1 中の少なくとも1サブフィールド $1F$ において第一の輝度 T_x で所望の画像を表示し、残る1サブフィールド $2F$ においては該第一の輝度より小さく且つ0より大きい第二の輝度 T_y で該第一の輝度で表示した画像と実質的に同一の画像を表示する。



【特許請求の範囲】

【請求項 1】 1 秒間に複数フレームでの画像を表示する表示素子において、1 フレームは少なくとも 2 フィールドに分割し表示され、1 フレーム中の少なくとも 1 フィールドにおいて第一の輝度で所望の画像を表示し、1 フレーム中の残るフィールドにおいては該第一の輝度より小さく且つ 0 より大きい第二の輝度で該第一の輝度で表示した画像と実質的に同一の画像を表示することを特徴とする表示素子。

【請求項 2】 前記第二の輝度は、前記第一の輝度の $1/5$ より小さいことを特徴とする請求項 1 記載の表示素子。

【請求項 3】 液晶と、該液晶に電圧を印加する一対の電極と、該液晶を挟持して対向すると共に少なくとも一方の対向面に該液晶を配向させるための一軸性配向処理が施された一対の基板と、少なくとも一方の基板に偏光板とを備え、1 秒間に複数フレームでの画像を表示する液晶素子であって、

1 フレームは少なくとも 2 フィールドに分割し表示され、1 フレーム中の少なくとも 1 フィールドにおいて第一の輝度で所望の画像を表示し、1 フレーム中の残るフィールドにおいては該第一の輝度より小さく且つ 0 より大きい第二の輝度で該第一の輝度で表示した画像と実質的に同一の画像を表示することを特徴とする液晶素子。

【請求項 4】 前記第二の輝度は、前記第一の輝度の $1/5$ より小さいことを特徴とする請求項 3 記載の液晶素子。

【請求項 5】 所定第一の輝度で画像を表示するフィールドで第一の透過率となるように光学変調がなされ、前記第二の輝度で画像を表示するフィールドでは該第一の透過率の $1/5$ より小さく 0 より大きい第二の透過率となるように光学変調がなされる請求項 3 記載の液晶素子。

【請求項 6】 液晶と、該液晶に電圧を印加する一対の電極と、該液晶を挟持して対向すると共に少なくとも一方の対向面に該液晶を配向させるための一軸性配向処理が施された一対の基板と、少なくとも一方の基板に偏光板とを備えた液晶素子と、該液晶素子の一方の基板側に光源を備え、該光源からの光を該液晶素子で変調し 1 秒間に複数フレームでの画像を表示する液晶装置であって、

該 1 フレームは少なくとも 2 フィールドに分割され各フィールドでは同一の画像が表示され、1 フレーム中の少なくとも 1 フィールドにおいて第一の照度で該光源が点灯され、1 フレーム中の残るフィールドにおいては該第一の照度より小さくかつ 0 より大きい第二の照度で該光源が点灯されることを特徴とする液晶装置。

【請求項 7】 前記第二の照度は、前記第一の照度の $1/5$ より小さいことを特徴とする請求項 6 記載の液晶装置。

【請求項 8】 カイラルスメクチック液晶と、該液晶に電圧を印加する一対の電極と、該液晶を挟持して対向すると共に少なくとも一方の対向面に該液晶を配向させるための一軸性配向処理が施された一対の基板と、少なくとも一方の基板に偏光板とを備えた液晶素子であって、電圧無印加時では、該液晶の平均分子軸が単安定化された第一の状態を示し、第一の極性の電圧印加時には、該液晶の平均分子軸は印加電圧の大きさに応じた角度で該単安定化された位置から一方の側にチルトし、該第一の極性とは逆極性の第二の極性の電圧印加時には、該液晶の平均分子軸は該単安定化された位置から第一の極性の電圧を印加したときとは逆側にチルトし、第一の極性の電圧印加時と第二の極性の電圧印加時の液晶の平均分子軸の該第一の状態における単安定化された位置を基準とした最大チルト状態のチルトの角度が互いに異なることを特徴とする液晶素子。

【請求項 9】 前記第一の極性の電圧印加時における平均分子軸の最大チルト状態の前記単安定化された位置を基準にした角度の、前記第二の極性の電圧印加時における平均分子軸の最大チルト状態の前記単安定化された位置を基準にした角度に対する比が 5 以上である請求項 8 記載の液晶素子。

【請求項 10】 前記素子からの出射光量が、前記第一の状態において第一の光量となり、前記第一の極性の電圧印加時においては、液晶の平均分子軸の所定のチルト状態で該第一の光量と最も異なる第二の光量となり、前記第二の極性の電圧印加時においては、液晶の平均分子軸の所定のチルト状態で該第一の光量と最も異なる第三の光量となり、該素子からの出射光量は、前記第一の極性の電圧の大きさにより液晶の平均分子軸の前記単安定化された位置からのチルトの角度を変化させることで、該第一及び第二の光量間で連続的に可変となることと、該第三の光量と該第一の光量の差は、該第二の光量と該第一の光量の差より小さいことを特徴とする請求項 8 記載の液晶素子。

【請求項 11】 前記第一の光量が素子からの出射光量の中で最低値であり、前記第二の光量が、素子からの出射光量の中で最大値である請求項 10 記載の液晶素子。

【請求項 12】 前記第二の光量の前記第三の光量に対する比が 5 以上である請求項 11 記載の液晶素子。

【請求項 13】 前記カイラルスメクチック液晶の相転移系列が、高温側より、等方性液体相 (I S O.) - コレスティック相 (C h) - カイラルスメクチック C 相又は等方性液体相 (I S O.) - カイラルスメクチック C 相であって、かつ該液晶のスメクチック層の法線方向が実質的に一方向であることを特徴とする請求項 8 記載の液晶素子。

【請求項 14】 前記カイラルスメクチック液晶のバルク状態でのらせんピッチはセル厚の 2 倍より長い請求項

8記載の液晶素子。

【請求項15】 複数の画素を有し、前記一对の基板のうち一方が、各画素に対応する電極に接続したアクティブ素子を有する基板であり、アクティブマトリクス駆動を行う駆動回路を備え、アナログ階調表示を行うことを特徴とする請求項8記載の液晶素子。

【請求項16】 前記素子からの出射光量が、前記第一の状態において第一の光量となり、前記第一の極性の電圧印加時においては、液晶の平均分子軸の所定のチルト状態で該第一の光量と最も異なる第二の光量となり、前記第二の極性の電圧印加時においては、液晶の平均分子軸の所定のチルト状態で該第一の光量と最も異なる第三の光量となり、該素子からの出射光量は、前記第一の極性の電圧の大きさにより液晶の平均分子軸の前記単安定化された位置からのチルトの角度を変化させることで、該第一及び第二の光量間で連続的に可変となり、該第三の光量と該第一の光量の差は、該第二の光量と該第一の光量の差より小さく、

前記一对の基板のうち一方が、画素に対応する電極に接続したアクティブ素子を有する基板であり、アクティブマトリクス駆動を行う駆動回路を備え、

該駆動回路は、一画素において出射光量を変化させて所望の階調表示を行う回路であって、所望の階調表示に相応する該第一の光量と該第二の光量の間の大きさの光量を得るための電圧値以上の第一の極性の電圧を印加する第一の期間と、該第一の光量及び該第三の光量間の大きさの光量を得るための電圧を該液晶に印加する第二の期間からなる駆動信号を供給するものであり、

該第一の期間及び該第二の期間を合わせた期間で、該所望の階調表示を行う請求項8記載の液晶素子。

【請求項17】 前記第一の光量が、素子からの出射光量の中で最低値であり、前記第二の光量が、素子からの出射光量の中で最大値である請求項16記載の液晶素子。

【請求項18】 前記第二の光量の前記第三の光量に対する比が5以上である請求項17記載の液晶素子。

【請求項19】 透過型液晶素子である請求項8乃至18のいずれかに記載の液晶素子。

【請求項20】 反射型液晶素子である請求項8乃至18のいずれかに記載の液晶素子。

【請求項21】 液晶と、該液晶に電圧を印加する一对の電極と、該液晶を挟持する一对の基板と、少なくとも一方の基板側に偏光板と、該液晶を駆動するための駆動回路とを備えた液晶素子であって、

該駆動回路は、一画素において出射光量を変化させて所望の階調表示を行う回路であって、所望の階調表示に相応する光量以上の光量を得るための電圧値の第一の極性の電圧を印加する第一の期間と、該第一の極性の電圧と逆極性の電圧であって、該第一の期間で表示した光量より小さく且つ0より大きい光量を得る電圧を印加する第

二の期間からなる駆動信号を供給するものであり、該第一の期間及び該第二の期間を合わせた期間で、該所望の階調表示を行う液晶素子。

【請求項22】 複数の画素を有し、前記一对の基板の一方が各画素に対応する電極に接続したアクティブ素子を有する基板であり、前記駆動回路によりアクティブマトリクス駆動を行いアナログ階調表示を行うことを特徴とする請求項21記載の液晶素子。

【請求項23】 カラー光源から複色の光を順次出射させると共に、該光の出射に同期した該光のスイッチングを表示素子にて行うことにより、視覚的に混色せしめてフルカラー画像として認識せしめる表示装置の駆動方法において、

1つのフレーム期間を複数のフィールド期間に分割し、各フィールド期間をさらに複数のサブフィールド期間に分割し、

前記カラー光源から前記表示素子に出射される光の色を各フィールド期間毎に変え、かつ、

1つのフィールド期間における少なくとも1つのサブフィールド期間においては高輝度画像を表示すると共に、他の少なくとも1つのサブフィールド期間においては低輝度画像を表示する、

ことを特徴とする表示装置の駆動方法。

【請求項24】 各フィールド期間を3つのサブフィールド期間に分割し、かつ、

1つのサブフィールド期間においては高輝度画像を表示し、1つのサブフィールド期間においては低輝度画像を表示し、1つのサブフィールド期間においては輝度をほぼ0にする、

ことを特徴とする請求項23に記載の表示装置の駆動方法。

【請求項25】 前記低輝度画像の輝度が、前記高輝度画像の輝度の1/5以下でかつ0より大きい、ことを特徴とする請求項23又は24に記載の表示装置の駆動方法。

【請求項26】 前記カラー光源から出射される光がRGBの3色であり、かつ、

1つのフレーム期間を3つのフィールド期間に分割する、

ことを特徴とする請求項23乃至25のいずれか1項に記載の表示装置の駆動方法。

【請求項27】 前記表示素子が液晶素子である、ことを特徴とする請求項23乃至26のいずれか1項に記載の表示装置の駆動方法。

【請求項28】 前記表示素子が、所定間隙を開けた状態に配置された一对の基板と、これら一对の基板の間に配置された液晶と、複数の画素を構成すると共に該液晶を挟み込むように配置された一对の電極と、からなり、かつ、

前記一对の電極に電圧を印加して前記液晶を駆動するこ

とにより、前記光の透過率が調整されて高輝度画像又は低輝度画像が表示される、
ことを特徴とする請求項 27 に記載の表示装置の駆動方法。

【請求項 29】 前記液晶が、カイラルスメクチック相を呈する液晶である、
ことを特徴とする請求項 28 に記載の表示装置の駆動方法。

【請求項 30】 前記液晶が、
電圧が印加されていない状態では、液晶分子の平均分子軸は単安定化されている配向状態を示し、
一の極性の電圧が印加されている状態では、液晶分子の平均分子軸は、前記単安定化された位置から一方の側にチルトし、かつ、
他の極性の電圧が印加されている状態では、液晶分子の平均分子軸は、前記単安定化された位置から他方の側にチルトする、
ことを特徴とする請求項 29 に記載の表示装置の駆動方法。

【請求項 31】 前記一の極性の電圧が印加されるとき
のチルト角の最大値が、前記他の極性の電圧が印加されるとき
のチルト角の最大値と異なる、
ことを特徴とする請求項 30 に記載の表示装置の駆動方法。

【請求項 32】 前記一の極性の電圧が印加されるとき
のチルト角の最大値が、前記他の極性の電圧が印加されるとき
のチルト角の最大値よりも大きい、
ことを特徴とする請求項 31 に記載の表示装置の駆動方法。

【請求項 33】 前記一の極性の電圧が印加されるとき
のチルト角の最大値が、前記他の極性の電圧が印加されるとき
のチルト角の最大値の 5 倍以上である、
ことを特徴とする請求項 32 に記載の表示装置の駆動方法。

【請求項 34】 前記カイラルスメクチック液晶は、降温下で等方性液体相 (Iso) - コレスティック相 (Ch) - カイラルスメクチック C 相 (SmC*) の相転移系列や、等方性液体相 (Iso) - カイラルスメクチック相 (SmC*) の相転移系列を示すものであって、該カイラルスメクチック液晶のスメクチック層の法線方向が実質的に一方向である、
ことを特徴とする請求項 29 乃至 33 のいずれか 1 項に記載の表示装置の駆動方法。

【請求項 35】 前記カイラルスメクチック液晶のバルク状態でのらせんピッチはセル厚の 2 倍より長い、
ことを特徴とする請求項 29 に記載の表示装置の駆動方法。

【請求項 36】 前記表示素子が透過型である、
ことを特徴とする請求項 23 乃至 35 のいずれか 1 項に記載の表示装置の駆動方法。

【請求項 37】 前記表示素子が反射型である、
ことを特徴とする請求項 23 乃至 35 のいずれか 1 項に記載の表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表示素子、特にフラットパネルディスプレイ、プロジェクションディスプレイ、プリンター等に用いられるライトバルブに使用される液晶素子、液晶装置、及び表示装置の駆動方法に関する。

【0002】

【従来の技術】従来より、ネマティック液晶表示素子において、一つ一つの画素にトランジスタ（例えば薄膜トランジスタ/TFT）のような能動素子を配置した、アクティブマトリクスといわれる液晶素子の開発が行われている。現在このアクティブマトリクス型の液晶表示素子に用いられるネマチック液晶のモードとして、たとえばエム・シャット (M. Schadt) とダブリュー・ヘルフリッヒ (W. Helfrich) 著 Applied Physics Letters 第 18 巻、第 4 号 (1971 年 2 月 15 日発行) 第 127 頁から 128 頁において示されたツイステッドネマチック (Twisted Nematic) モードが広く用いられている。また、最近では横方向電圧を利用したインプレーンスイッチング (In-Plane Switching) モードが発表されており、ツイステッドネマチックモード液晶ディスプレイの欠点であった視野角特性の改善がなされている。

【0003】その他、上述した TFT 等の能動素子を用いない、ネマティック液晶表示素子の代表例として、スーパーツイステッドネマティック (Super Twisted Nematic) モードがある。このように、こうしたネマティック液晶を用いた液晶表示素子は様々なモードが存在するのであるが、そのいずれのモードの場合にも液晶の応答速度が数十ミリ秒以上かかってしまうという問題点が存在した。

【0004】このような従来型のネマティック液晶素子の欠点を改善するものとして、液晶が双安定性を示す素子 (SSFLC/Surface Stabilized FLC) がクラーク (Clark) およびラガウェル (Lagerwall) により提案されている (特開昭 56-107216 号公報、米国特許第 4367924 号明細書)。この双安定性を示す液晶としては、一般にカイラルスメクチック C 相を示す強誘電性液晶が用いられている。この強誘電性液晶では、電圧印加の際に液晶分子の自発分極に電圧が作用し分子の反転スイッチングがなされるため、非常に速い応答速度が得られる上にメモリー性のある双安定状態を発現させることができる。さらに視野角特性も優れていることから、高速、高精細、大面積の表示素子あるいはライトバルブとして適

していると考えられる。

【0005】一方、最近では液晶が3安定性状態を示す反強誘電性液晶が注目されている。この反強誘電性液晶も強誘電性液晶同様に、液晶分子の自発分極への作用により分子の反転スイッチングがなされるため、非常に速い応答速度が得られる。この液晶材料は、電圧無印加時には液晶分子は互いの自発分極を打ち消し合うような分子配列構造をとるため、電圧を印加しない状態では自発分極は存在しないことが特徴となっている。

【0006】こうした自発分極による反転スイッチングを行う強誘電性液晶や反強誘電性液晶は、いずれもカイラルスメクチック液晶相を示す液晶である。すなわち、従来ネマティック液晶が抱えていた応答速度に関する問題を解決できるという意味において、スメクティック液晶を用いた液晶表示素子の実現が期待されている。

【0007】

【発明が解決しようとする課題】このように、高速応答性能など次世代のディスプレイ等に自発分極を有するスメクティック液晶が期待されているが、特に上述の双安定性状態や3安定状態を用いるモードでは、一画素内での階調表示が原理的に実現することが困難であった。

【0008】そこで、近年、カイラルスメクチック相を示す液晶を用いて階調制御を行うモードとして、「ショートピッチタイプの強誘電性液晶」、「高分子安定型強誘電性液晶」、「無関反強誘電性液晶」などが提案されているが、いずれも実用に十分なレベルに至っているものはない。

【0009】一方、液晶表示素子では、従来型の素子（ネマチック相を用いるモード）の液晶部分の応答速度を単に高速化させるだけでは、人間の感じる動画高速応答特性が得られないことが最近の研究（信学技報 EID 96-4 p. 19 など）から明らかになってきている。これらの研究結果では、人間が動画表示が高速であると感ずる手法として、シャッターを用いて時間開口率を50%以下にする方式、または2倍速表示方式を用いることにより動画質改善に効果的であるとの結論が得られている。

【0010】しかしながら、従来型のネマティック相を用いるモードでは液晶の応答速度が不十分であるため、上述の動画表示方法を用いることができないことはもとより、これまで提案されている高速応答のカイラルスメクチック液晶素子、更に上述した「ショートピッチタイプの強誘電性液晶」、「高分子安定型強誘電性液晶」、「無関反強誘電性液晶」などを用いて上述の高速での良好な動画表示を実現するためには、いずれのスメクチックモードを用いても駆動方法や周辺回路が複雑になるという欠点を持っており、コストアップの要因となっていた。また、完全に時間開口率を50%以下と設定した場合、表示素子全体の明るさそのものが50%以下となってしまう、表示輝度の低下を招くのは明らかである。

【0011】近年は、液晶素子を利用したフルカラー表示が望まれており、フルカラー表示を行う一つの方式として、各色光を順次照射すると共に液晶素子で該各色光のスイッチングを行うようにしたものがある。かかる液晶素子においても、上述のように時間開口率を50%以下にした場合には、同様に輝度低下の問題がある。以下、図19及び図20を参照して説明する。

【0012】図19は、従来の液晶装置の構造の一例を示すブロック図であるが、該液晶装置は、液晶素子80と、各色光（赤色光、緑色光、青色光）を出射可能なカラー光源101と、同期信号に基づいてカラー光源101を駆動するカラー光源駆動部102と、を備えている。

【0013】そして、この液晶装置を駆動するに際しては、図20に示すように、1フレーム期間 F_0 を3つのフィールド期間 F_1 、 F_2 、 F_3 に分割し（例えば、フレーム周波数を60Hzとした場合には1フレーム期間 F_0 は16.7msとなり、1つのフィールド期間 F_1 、 F_2 、 F_3 は約5.5msとなる）、各フィールド期間 F_1 、 F_2 、 F_3 毎にカラー光源101から液晶素子80に各色光（赤色光、緑色光、青色光）を順次照射させ（同図(a)(b)(c)参照）、各フィールド期間 F_1 、 F_2 、 F_3 毎に液晶素子80にてR用の白黒画像、G用の白黒画像及びB用の白黒画像を順に表示し（同図(d)参照）、それらの画像を視覚上で混色させることによりフルカラー画像として認識させるように構成されている。

【0014】かかる液晶装置の場合、液晶素子80にはカラーフィルターを設ける必要がないため、カラーフィルターを形成することに起因する製造歩留りの低下や、カラーフィルターにおける照明光の減衰（輝度の低下）や、該輝度低下防止のためにバックライトの光量を大きくしなければならない等の問題がない反面、画像表示期間がフィールド期間 F_1 、 F_2 、 F_3 の半分であるため、カラー光源101の利用効率率は約1/2となってしまう、カラーフィルターでの照明光の減衰がないにもかかわらず輝度が低下し、該輝度低下防止のためにはカラー光源101を高輝度化しなければならないという問題があった。

【0015】さらに、このような液晶素子80に強誘電性液晶（例えばカイラルスメクティックC相を示す液晶）を用いた場合にはリセットパルスを印加する必要があるが、リセットパルスを負極性とし書き込みパルスを正極性とした場合であっても、表示階調によっては書き込みパルスが小さくなり、液晶に直流成分が印加されることとなって、いわゆる焼き付きが発生してしまうという問題もあった。

【0016】本発明はこのような問題点に鑑みてなされたもので、その課題とするところは、表示素子、特に液晶素子であって、実用的な明るさを確保しつつ高速応答

かつ階調制御が可能であり、複雑な回路を用いなくとも動画画質が向上した安価な液晶素子を提供することである。

【0017】

【課題を解決するための手段】本発明によれば、1秒間に複数フレームでの画像を表示する表示素子において、1フレームは少なくとも2フィールドに分割し表示され、1フレーム中の少なくとも1フィールドにおいて第一の輝度で所望の画像を表示し、1フレーム中の残るフ

ィールドにおいては該第一の輝度より小さく且つ0より大きい第二の輝度で該第一の輝度で表示した画像と実質的に同一の画像を表示することを特徴とする表示素子、が提供される。

【0018】更に、本発明によれば、カイラルスメクチック液晶と、該液晶に電圧を印加する一対の電極と、該液晶を挟持して対向すると共に少なくとも一方の対向面に該液晶を配向させるための一軸性配向処理が施された一対の基板と、少なくとも一方の基板に偏光板とを備えた液晶素子であって、電圧無印加時では、該液晶の平均分子軸が単安定化された第一の状態を示し、第一の極性の電圧印加時には、該液晶の平均分子軸は印加電圧の大きさに応じた角度で該単安定化された位置から一方の側にチルトし、該第一の極性とは逆極性の第二の極性の電圧印加時には、該液晶の平均分子軸は該単安定化された位置から第一の極性の電圧を印加したときとは逆側にチルトし、第一の極性の電圧印加時と第二の極性の電圧印加時の液晶の平均分子軸の該第一の状態における単安定化された位置を基準とした最大チルト状態のチルトの角度が互いに異なることを特徴とする液晶素子、が提供される。

【0019】また、本発明によれば、カラー光源から複数色の光を順次出射させると共に、該光の出射に同期した該光のスイッチングを表示素子にて行うことにより、視覚的に混色せしめてフルカラー画像として認識せしめる表示装置の駆動方法において、1つのフレーム期間を複数のフィールド期間に分割し、各フィールド期間をさらに複数のサブフィールド期間に分割し、前記カラー光源から前記表示素子に出射される光の色を各フィールド期間毎に変え、かつ、1つのフィールド期間における少なくとも1つのサブフィールド期間においては高輝度画像を表示すると共に、他の少なくとも1つのサブフィールド期間においては低輝度画像を表示する、ことを特徴とする表示装置の駆動方法が提供される。

【0020】

【発明の実施の形態】（第1の実施の形態）本発明の表示素子では、高輝度（第一の輝度）のフレームと、低輝度（第二の輝度）のフレームより画像を形成し、これら両フレームで夫々輝度は異なるが実質的には同様の内容の画像を表示することで、人間が高速と感じられる動画像を得ることができ、更に0ではない低輝度のフレーム

の設定により表示素子の明るさを大きく損なうことのない動画表示を実現することができる。

【0021】上記表示素子は、外光を光学変調して画像を表示するタイプの素子やEL素子やプラズマ表示デバイスのような自発光タイプの素子の形で用いられる。

【0022】特に上記表示素子の好適な態様として、液晶と、該液晶に電圧を印加する一対の電極と、該液晶を挟持して対向すると共に少なくとも一方の対向面に該液晶を配向させるための一軸性配向処理が施された一対の基板と、少なくとも一方の基板に偏光板とを備え、1秒間に複数フレームでの画像を表示する液晶素子が提供される。

【0023】上記表示素子及び液晶素子では、第二の輝度を第一の輝度の1/5以下に設定することが好ましい。特に液晶素子では、第一の輝度及び第二の輝度に対応するように、素子を通過する光の透過率が第一の輝度で表示を行うフィールドでは第一の透過率となるように光学変調を行い、第二の輝度で表示を行うフィールドでは第一の透過率の1/5より小さく0より大きい第二の透過率となるように光学変調を行うことが好ましい。

【0024】更に、上記液晶素子では、該液晶素子の一方の基板側に外部光源（バックライト）を設けた液晶装置とし、1フレーム中の少なくとも1フィールドにおいて第一の照度で該光源が点灯され、1フレーム中の残るフィールドにおいては該第一の照度より小さくかつ0より大きい第二の照度で該光源が点灯されるように設定し、上述の第一の輝度のフレーム及び第二の輝度のフレームによる表示を行うようにすることができる。

【0025】以下にカラー光源101の照度制御による表示装置100の他の駆動法について、図15、図21を参照して説明する。

【0026】例えば、カラー光源101から照射される各色光がRGB（赤色、緑色、青色）の3色である場合には、1つのフレーム期間F₀に含まれるフィールド期間の数を3つ（F₁、F₂、F₃）とすれば良い。

【0027】図21を用いて説明すると、1つのフレーム期間F₀を、図21に示すように複数のフィールド期間F₁、F₂、F₃に分割し、各フィールド期間F₁、F₂、F₃をさらに複数のサブフィールド期間1F、2F、3Fに分割し、カラー光源101から表示素子80に対してはフィールド期間F₁、F₂、F₃毎に色を変えながらBRG色の光を順次出射させ、さらにフィールド期間F₁、F₂又はF₃におけるサブフィールド期間1Fにおいてはカラー光源101を消灯し、サブフィールド期間2Fにおいては、第一の照度でカラー光源101が点灯され（R1発光）、さらにサブフィールド期間3Fにおいては、第一の照度よりは小さく、かつ、0よりは大きい第二の照度でカラー光源101が点灯され（R2発光）、第二のサブフィールド期間2Fにおいては、高輝度画像を表示するとともに、前記第三のサブフ

フィールド期間 3F においては低輝度画像を表示するようになっており、各フィールド期間 F_1 、 F_2 、 F_3 毎に表示されるカラー画像が視覚的に混色されてフルカラー画像として認識されるようになっている。

【0028】また、1つのフレーム期間 F_0 に含まれるフィールド期間の数は、カラー光源 101 から照射される各色光の数に応じて決定すれば良い。例えば、カラー光源 101 から照射される各色光が RGBW (赤色、緑色、青色、白色) の 4 色である場合には、1つのフレーム期間 F_0 に含まれるフィールド期間の数を 4 つ (F_1 、 F_2 、 F_3 、 F_4) とすれば良い。

【0029】上記例では、1フレーム期間内で BRG 色の順でフィールド期間を設定し、BRG 色の光を順次出射させたが、もちろん、RGB の順でフィールド期間を設定し、RGB 色の光を順次出射させても良い。RGB 色の光出射の順番は、1フレーム期間内でどのような順序であっても良い。

【0030】図 21、図 11、図 12 を用いて更に詳細に説明する。

【0031】第二のフィールド期間 F_2 におけるサブフィールド期間 1F において、任意の 1 本のゲート線 G_1 に一定期間 (選択期間 T_{on}) だけゲート電圧 V_g が印加され、任意の 1 本のソース線 S_j には、ゲート電圧 V_g の印加に同期した選択期間 T_{on} 内に、共通電極 42 の電位 V_c を基準電位としたソース電圧 $V_s (=V_x)$ が印加される。すると、当該電極の TFT94 はゲート電圧 V_g の印加によってオンされ、ソース電圧 V_x が TFT94 及び画素電極 95 を介して印加されて液晶容量 C_{lc} 及び保持容量 C_s の充電がなされる。

【0032】ところで、選択期間 T_{on} 以外の非選択期間 T_{off} には、ゲート電圧 V_g は他のゲート線 G_1 、 G_2 、…に印加されていてゲート線 G_1 には印加されず、当該画素の TFT94 はオフとなる。したがって、液晶容量 C_{lc} 及び保持容量 C_s は、この間充電された電荷を保持することとなる。これにより 1 フィールド期間 F_2 を通じて液晶 49 には電圧 $V_{pix} (=V_x)$ が印加され続けることとなり、1 フィールド期間 F_2 を通じて液晶分子はほぼ同じ位置に維持され続けることになる。

【0033】同様に最後のゲート線 G_n まで走査され、すべての液晶分子が所定の状態で保持されるまでの第一のサブフィールド期間 1F、カラー光源 101 は非点灯とされ、結果としてこの間の透過光量は 0 となる。

【0034】さらにそれに続く、第二のサブフィールド期間 2F において第一の照度でカラー光源 101 が点灯され、さらに第三のサブフィールド期間 3F においては、第一の照度よりは小さく、かつ、0 よりは大きい第二の照度でカラー光源 101 が点灯され、それぞれ、透過光量 T_x 、 T_y が得られる。その結果、1 フィールド期間 F_2 全体では T_x と T_y 、0 とを平均した透過光量

が得られる。

【0035】このとき、第二のフィールド期間 F_2 において、カラー光源 101 から液晶素子に対して赤色光を照射させておいて、液晶素子に表示した白黒画像を赤色画像として認識せしめ、前のフィールド期間 F_1 においては青色光を照射させておいて青色画像として認識せしめ、次のフィールド期間 F_3 においては緑色光を照射させておいて緑色画像として認識せしめ、それらのカラー画像が視覚的に混色されてフルカラー画像として認識されるようになっている。

【0036】また、フレーム毎に、ソース線 S_j に対して、その前のフレームのソース電圧 V_x と逆極性のソース電圧 $-V_x$ が印加することにより、液晶 49 には正極性の電圧 V_x と負極性の電圧 $-V_x$ が交互に印加されることになるため、液晶 49 の劣化が防止されることとなるため好ましい。

【0037】図 21 のようなカラー光源の照度制御により、フレーム反転駆動を行う場合に、図 7 の液晶に限定されることなく、液晶 49 には図 22 に示す電圧-透過率特性のものも用いることができ、液晶モード選択の自由度が多くなる。

【0038】このような液晶装置では、前記第二の照度は、前記第一の照度の $1/5$ より小さくすることが好ましい。

【0039】更に本発明では、上述したような第一の輝度及び第二の輝度での表示を最も好適に実現する素子として、上述したような電圧無印加時に液晶が単安定状態を呈するようなカイラルスメクチック液晶を用いた液晶素子、特に特願平 10-17145 号で提案した素子が提供される。

【0040】以下、本発明のカイラルスメクチック相を呈する液晶を用いた液晶素子におけるカイラルスメクチック相の配向状態及びスイッチング過程について、前述した従来型の SSFLC タイプとの対比の上で図面を参照してモデル上で説明する。

【0041】尚、以後説明するモデルでは、液晶分子と該液晶分子の位置の範囲となり得る仮想コーン、スメクチック層法線、平均一軸配向処理軸の関係に基づいて説明しているが、当該液晶分子は液晶素子内では複数存在し、例えば基板法線方向である程度ツイストしており、光学的には (例えば偏光顕微鏡により) 平均分子軸の挙動として観察される。即ち、上述した本発明で規定する平均分子軸は実質的には単独の液晶分子の挙動に対応する。

【0042】SSFLC では、 S_mC^* 相において、液晶分子を 2 状態に安定化させることによって、双安定性すなわちメモリ性を発現させている。このメモリ状態に関して図 1 及び図 2 に示すモデルを用いて説明する。

【0043】図 1 は SSFLC 型の素子における液晶分子及び液晶の層構造 (スメクチック層の構造) について

説明したものである。当該素子では、同図 (a) 及び (b) に示すように、基板 11 及び 12 間に挟持された液晶 13 の部分において、液晶分子 14 は、基板 11 又は 12 の界面付近では各基板の一軸配向処理方向 A に沿って基板から所定のプレチルト角 α で立ち上がり (本例では両基板の一軸配向処理方向 A が平行であり且つ同方向、即ち基板に対して同方向に液晶分子を立ち上がらせるような設定とした)、基板 11 及び 12 間で基板法線に対して傾斜角 δ をなすシェブロン構造のスメクチック層 16 を形成している。

【0044】一方、液晶分子 14 は、電圧印加により 2θ (θ : 液晶材料に固有の物性であるコーン角) の頂角を有する仮想コーン 15 の壁面の 2 位置間でスイッチングし且つ電圧無印加の状態、当該 2 位置の近傍で安定的に存在する。尚、同図 (a) 及び (b) に示すスメクチック層 16 がシェブロン構造をなす配向状態は、夫々、基板間の液晶分子 14 のプレチルトの方向とスメクチック層 16 のシェブロン構造の折れ曲がり方向の関係により種別されるもので、(a) の配向状態を C1 配向、(b) の配向状態を C2 配向と呼ぶ。

【0045】ここで、図 1 に示す SSFLC の配向状態では、C1 配向状態及び C2 配向状態共に一般的に $\theta > \delta$ の関係を満たすことで、電圧無印加時に基板 11 及び 12 間でシェブロン構造のスメクチック層 16 のキック位置 (基板間中央の折れ曲がり部分) を含むほぼ全厚み方向で、液晶分子 14 が仮想コーン 15 内で安定的に 2 位置をとることができ、双安定状態が発現する。図 2

(a) 及び (b) は、夫々図 1 (a) 及び (b) に示す C1 配向状態と C2 配向状態の夫々における仮想のコーン 15 の底面 17 上への液晶分子の射影を示すものであり、液晶分子が 14a 及び 14b の双安定状態 (射影 18a, 18b) をとることを示している。

【0046】液晶が上記のような双安定性の配向状態を呈する素子では、一対のクロスニコル下の偏光板のうち、双安定状態の一方の平均分子軸 (液晶分子の位置) に偏光軸を合わせて、双安定状態間のスイッチングを行い、黒 (暗状態) 及び白 (明状態) の表示を行う。このスイッチングは、例えば一方の状態から他方の状態のドメインの生成により、即ちドメインウォールの生成及び消滅を伴ってなされる。

【0047】但し、このようなスイッチングメカニズムを用いて表示を行う場合、基本的には黒及び白の 2 値表示しかできず、黒白間の階調 (中間調) の表示は困難である。

【0048】これに対し、本発明の液晶素子においては、カイラルスメクチック相を示す液晶を用いた素子において階調表示を実現すべく、図 1 及び 2 に示すようなメモリ性 (双安定性) を消失させ、印加電圧によって液晶分子の位置が連続的に可変となるようにしたものである。この設定のため、本発明においては好ましくは I-

Ch-SmC*、又は I-SmC* 相転移を示す液晶材料を用いる。

【0049】図 3 (a) に、液晶素子において、少なくとも降温下で Ch-SmA-SmC* 相系列を示す液晶材料の層 (スメクチック層) 構造の形成過程を、図 3

(b) に少なくとも降温下で Ch-SmC* 相系列を示す液晶材料の層構造形成過程を示す。同図において矢印 R は素子における平均一軸配向処理軸の方向である。液晶分子 14 は、電圧を印加した際に仮想コーン 15 域の壁面に沿ってスイッチングし得ることとする。

【0050】ここで“平均一軸配向処理軸”とは、素子を構成する両基板の液晶に接する面において一軸配向処理が施され、その方向 (例えばラビング方向) が平行で同一方向であるか互いに逆方向 (反平行) である場合、並びに一方の基板にのみ一軸配向処理が施されている場合では、その一軸配向処理の軸自体に相当し、両基板において一軸配向処理が施された方向 (例えばラビング方向) が互いにクロスしている場合では、両方の一軸配向処理軸の中心方向の軸、即ちクロス角の $1/2$ の方向に相当する。また平均一軸配向処理軸の“方向”とは、例えば当該配向処理がなされた基板近傍における液晶分子の基板に対して立ち上がっている、即ちプレチルトを生じる側への方向であり、一方の基板にのみ一軸配向処理が施されている場合及び両基板において一軸配向処理が施され、その方向 (例えばラビング方向) が平行で同一方向である場合は、その処理方向自体であり、両基板に互いに平行で逆方向の処理が施されている (反平行) 場合、いずれか一方の基板での処理方向であり、両基板において一軸配向処理が施された方向 (例えばラビング方向) が互いにクロスしている場合では、その中心軸の方向である。

【0051】図 3 (a) に示すように、相系列中に SmA 相を有する液晶材料の場合、SmA 相においてスメクチック層法線方向 (紙面横方向矢印 LN) と一軸配向処理方向が一致するように液晶分子 14 が配列しスメクチック層構造を形成する。そして、SmC* 相では、液晶分子 14 はスメクチック層法線方向 LN からチルトし、仮想コーン 15 のエッジ近傍もしくはその若干内側の位置で安定化する。

【0052】一方、本発明で好適に用いられる図 3

(b) に示すように SmA 相を含まない相系列では、例えば Ch 相から SmC* 相に相転移する過程で、液晶分子 14 はスメクチック層法線方向 LN に対して傾くように、且つ平均一軸配向処理方向 R から若干傾くように配列しスメクチック層構造が形成される。

【0053】そして本発明では、液晶分子 14 が、SmC* 相内の使用温度域で、仮想コーン 15 のエッジより内側の位置で安定化するように調整される。ここで「仮想コーン 15 のエッジより内側の位置で安定化」する場合として、スメクチック層がシェブロン構造または斜め

ブックシェルフ構造等となる傾斜角を有する構造が考えられるが、完全なブックシェルフ構造であった場合でもプレチルト角が高い場合や、基板界面の極性相互作用が強くバルク分子がねじれている場合等はコーンエッジの内側で安定化することがある。また、エレクトロクロミック効果が顕著な材料では、電界によって仮想コーンエッジの更に外側にまで分子が傾斜することになるが、本発明の液晶素子は、電界印加時の分子配向方向と層法線方向とのズレ角が、電界無印加時の分子配向方向と層法線方向とのズレ角より大きいこと、すなわち例えば電界無印加時の液晶分子の方向とクロスニコルの一方の偏光軸とを一致させ最暗状態とした場合、正負いずれの極性の電圧の印加時においても液晶の光軸がずれ、複屈折を発現させていることを特徴とするため、こうした電圧印加によって液晶分子が仮想コーンのエッジの外側にまで分子が傾斜する材料に関しても、本発明では適用可能である。

【0054】ここで、本発明の一態様としてシェブロン構造または斜めブックシェルフ等の層傾斜角を有する場合に関して、モデルを利用して図4を用いて詳述する。図4(a)は図3(b)と同様にSmA相を含まない相系列における液晶分子の転列の変化を示しており、例えばCh相からSmC*相に相転移する過程で(特にSmC*相への転移温度直下で)、液晶分子14はスメクチック層法線方向LNに対して傾くように配列しスメクチック層構造が形成される。

【0055】但し、図4(a)ではSmC*相内の、例えば高温側(T1)と低温側(T2)においてコーン角 Θ (仮想コーン15の頂角の1/2)に違いが存在する。

【0056】ここで、高温側T1におけるコーン角を Θ_1 、低温側T2におけるコーン角を Θ_2 とし、 $\Theta_1 < \Theta_2$ なる関係を満たすような材料を用いるとき、通常の場合、これら各温度におけるスメクチック層の層間隔d1及びd2間にはd1 > d2なる関係が成立する。従って、仮に温度T1においてブックシェルフ構造の層構造を有していたとした場合、温度T2では少なくとも関係式 $\delta = \cos^{-1}(d_2/d_1)$ を満たす層傾斜角 δ を有することになる。

【0057】よって、温度T2においてはシェブロン構造または斜めブックシェルフ構造を形成することになる。これらのうちシェブロン構造をとる場合の層構造及びc-ダイレクタの様子及び仮想コーン底面への射影を図4(b)及び(c)に示す(符号は図2と同様)。同図に示される通り、通常の双安定型SSFLCと同様に、ラビング方向と層傾斜角の関係からC1、C2を定義することができる。以上述べた原理により、液晶分子14が、仮想コーン15のエッジより内側の位置で安定化するように調整される。

【0058】図3(a)及び(b)、図4(a)のい

れの場合も、例えば図1及び図2に示すような液晶分子14がシェブロン構造の双安定配向状態、即ち基板と実質的に平行な2状態で安定になるべきであるが、図3(b)、図4(a)に示す場合、一軸配向処理の束縛力が強くなり、この2状態のうち的一方のみが安定となり、メモリ性が消失することになる。また、図3(b)、図4(a)に示すCh-SmC*相転移の際(SmC*相への転移温度直下)、図5に示すように2通りの異なった層法線方向(LN1及びLN2)を示すスメクチック層構造が形成することが考えられる。このとき、カイラルスメクチック液晶を挟持するセルの上下一対の基板の一軸配向処理の状態(処理方向等の条件、配向材料等)が完全に対称であれば上記図5に示すような2つのスメクチック層構造が均等な割合で形成される。

【0059】そして本発明の液晶素子においては、図5に示す2つの層構造のうち一方の層構造のみに揃え、即ち平均一軸配向処理軸とスメクチック層法線方向のずれ方向が一定となるようにし、図4(b)又は(c)に示すように電圧無印加の状態で液晶分子14を仮想コーン15の一エッジの内側に安定化させ、そのメモリ性を消失させたSmC*相の配向状態を得ている。

【0060】次いで、本発明の液晶素子の配向状態、即ち図5に示すようなSmC*相での層構造の一方を優先的に形成した配向状態を有するセルにおいて、電圧に対する液晶分子21の反転挙動のモデル(素子の上面、側面、コーン底面への射影)について図6を参照して説明する。尚、図6ではパラレルラビングセル(両基板に平行且つ同一方向のラビング処理を施したセル)におけるC2配向状態を用いて電界に対する反転挙動を説明するが、C1配向、斜めブックシェルフ配向、アンチパラレルセルでの配向等も同様の考え方で議論することができる。

【0061】図6では、電圧印加の状態における、セル上方から見た場合の挙動(I)、セル断面方向での挙動(II)、SmC*相での仮想コーン底面への射影(III)の夫々を示している。Iの場合は、セル断面方向の液晶分子の平均的な分子軸を示していることになる。

【0062】まず、図6(b)に示すように電圧無印加時においては液晶分子14(仮想コーン17の底面での射影18)は平均一軸配向処理方向(矢印R)とは若干ずれて配向している。液晶の自発分極(18')は基板間で実質的に略同様の方向を向いている。

【0063】ここで、電圧無印加時の液晶分子の位置に偏光軸の一方(P)を一致させたクロスニコル(d)下にセルを配置し、液晶を透過する光量を最低の状態にして暗状態(黒状態、第一の出射光量)を得る。

【0064】そして、この配向状態に対し、電圧を印加したときには図6(a)、(c)に示すように、液晶分子14は、電圧無印加時の位置に対して電圧Eの極性に

応じた方向に自発分極 18' が揃いチルト（スイッチング）する。電圧無印加時の液晶分子位置を基準としたチルトの角度（I I を参照）は印加電圧の大きさ（電圧の絶対値）に応じたものとなるが、図 6（a）、（c）に示すように一方の極性の電圧を加えた場合（正極性の電圧印加の場合）のチルトの角度と、他方の極性の電圧を加えた場合（負極性の電圧印加の場合）のチルトの角度は、電圧の極性が逆であれば同じ電圧絶対値であっても大きく異なっている。

【0065】図 6 の場合、電圧を印加していない場合に、
 おいて既に分子はスメクチック層法線方向からは傾いた
 方向に位置して単安定化しており、且つ正負それぞれに
 十分大きな電界を印加した場合には、図 6（a）あるい
 は（c）の状態から更に基板界面近傍分子の自発分極の
 向きもバルク部分同様に電界方向を向くよう分子配列し
 ようとする結果、ほぼ全てのセル中分子がコーンエッジ
 上に存在することとなり電圧無印加時の位置を基準とし
 て最大のチルト状態が得られる。それにより、層法線軸
 を対称軸とした分子位置にほぼねじれないユニフォーム
 な配向状態が形成される。そして、液晶分子の最大チ
 ルト状態は、一方の極性の電圧印加による電圧無印加時
 の位置を基準とした最大チルトの状態におけるチルトの
 角度と、他方の極性の電圧印加による最大チルトの状態
 におけるチルトの角度は異なるように、図 6 では正極性
 電圧印加時での最大チルト状態での角度が負極性電圧印
 加時での最大チルト状態での角度より大きくなるように
 調整される。

【0066】ここで、例えば液晶の有する屈折率異方性
 Δn 、セル厚を d とし、 $\Delta n d$ を可視光の 2 分の 1 波長
 近傍に設定した場合、図 6（c）に示すような正極性の
 印加電圧時には、電圧（絶対値）が大きくなるに伴い、
 液晶素子からの出射光量、即ち所定のチルト状態が得ら
 れる。そして、電圧無印加時の出射光量と最も異なる
 （正極性の電圧印加の範囲で最も異なる）第二の出射光
 量、即ち最大透過光量を得ることができる。

【0067】一方、図 6（a）に示すように、負の電圧
 を印加した時には、液晶素子を透過する光量は上昇する
 が、その光学応答量は微少であり、所定の電圧（正極性
 の電圧側と同じ絶対値の電圧）で液晶分子が所定のチル
 ト状態となった際に、電圧無印加時の出射光量と最も異
 なる（負極性の電圧印加の範囲で最も異なる）第三の出
 射光量、即ち最大透過光量となる。但し、当該負極性電
 圧印加時の最大透過光量と図 6（b）に示す電圧無印加
 時の透過光量との差は、図 6（c）の場合の正極性電圧
 印加時の最大透過光量と電圧無印加時の透過光量との差
 に比較して小さく、即ち正極性の電圧印加時に、当該液
 晶素子における最大の透過光量を得ることができる。

【0068】ここで、例えば図 6（d）に示すような一
 対の偏光板を用いる場合、正極性電圧印加時における液
 晶分子 14 の最大チルトの状態における、電圧無印加時

の液晶分子 14 の位置を基準としたチルトの角度が 45°
 $^\circ$ 以下である場合では、液晶分子 14 が仮想コーン 15
 のエッジにある時、即ち最大チルトの状態において、正
 極性電圧印加時での最大透過光量（第二の出射光量）が
 得られる。一方、上記チルトの角度が 45° より大きい
 場合には、液晶分子 14 が仮想コーン 15 のエッジの内
 側にある時において、正極性電圧印加の際の最大透過光
 量（第二の出射光量）が得られる。負極性電圧印加時
 は、上記いずれの場合でも最大チルト状態で負極性電圧
 印加の際の最大透過光量（第三の出射光量）が得られ
 る。

【0069】上述したような液晶分子のスイッチング挙
 動を示す素子の電圧（V）－光の透過率（T）特性の
 例、特に正極性電圧印加の際に液晶分子が最大チルト状
 態となる時に最大透過率が得られる場合の素子の例を図
 7 に示す。正極性の電圧印加時にはその電圧値に沿って
 液晶分子のチルトにより透過率が上昇し、電圧 V_1 以上
 で最大透過率 T_1 を示す。一方、負極性の電圧印加時に
 は、その電圧値に沿って液晶分子がチルトし若干の透過
 率が上昇するが、電圧 $-V_1$ 以下で T_1 よりかはるかに小
 さい最大透過率 T_2 に飽和する。

【0070】本発明の液晶素子の図 6 に示すようなスイ
 ッチング動作及び図 7 に示すような特性を、一般的な T
 F T を備えたアクティブマトリックスタイプの液晶パネ
 ルに適用し、交流的な駆動波形を印加し、該素子を光シ
 ャッターとして機能させ、一極性の電圧印加期間（例え
 ば図 7 に示す正極性側の電圧印加による光学応答を利用
 する期間）と逆極性の電圧印加期間（例えば図 7 に示す
 負極性側の電圧印加による光学応答を利用する期間）を
 組み合わせることで、時間開口率を 50% 以下にする方式
 と同等の効果が得ることができる。こうして、複雑な周
 辺回路等を用いなくとも動画質の向上した液晶素子を実
 演することが可能となる。

【0071】特に、第一の極性（図 6 の場合正極性）の
 電圧印加時における液晶分子（平均分子軸）の最大チル
 ト状態の角度と、第二の極性（図 6 の場合負極性）の電
 圧印加時における液晶分子（平均分子軸）の最大チルト
 状態の角度との比については、好ましくは 5 以上とし、
 そして第一の極性（正極性）の電圧印加時における液晶
 分子（平均分子軸）の所定のチルト状態での液晶素子か
 らの最大出射光量（例えば図 7 の特性での T_1 ）と、第
 二の極性（負極性）の電圧印加時における液晶分子（平
 均分子軸）の最大チルト状態での液晶素子からの最大出
 射光量（例えば図 7 の特性での T_2 ）の比について好ま
 しくは 5 以上に調整することで、動画質向上の効果が最
 も顕著に得られる。

【0072】次いで、本発明の液晶素子の配向状態にお
 ける液晶分子の反転メカニズムについて説明する。

【0073】図 1 及び 2 に示す SSFLC での配向状態
 では、液晶分子 14 が双安定状態間をスイッチングする

ためには、所定の高さのエネルギー障壁を超えることが必要であり、このエネルギー障壁の存在が双安定性の起源となっている。これに対し、本発明の液晶素子における、例えば図5に示すような配向状態では、液晶分子21がSSFLCでの双安定ポテンシャルの一方側に近い位置で極端に安定化された状態となっている。これにより安定状態が一つしか存在せず、印加電圧の大きさに応じた安定状態がアナログ的に存在し、且つ印加電圧と安定な分子位置が一对一で対応するため、連続的且つドメインの生成を伴わない反転が実現できる。

【0074】このエネルギー障壁（ポテンシャル）の状態のモデルを図8及び図9に示す。

【0075】図8(a)及び(b)はSSFLCにおける双安定配向状態でのポテンシャルの状態をC1配向状態、C2配向状態の夫々について示したものである。A1及びA2は双安定状態の夫々の状態のポテンシャルを示す。これら図より明らかなように、C1配向、C2配向によって上記ポテンシャルの状態が若干異なってくる。SSFLCにおいてC1配向である場合、液晶—基板界面での液晶分子の開き角はC2配向である場合よりも大きくなるため（図2(a)及び(b)における基板界面付近の射影参照）、エネルギー障壁の高さも高くなる。

【0076】一方、図9(a)及び(b)には、本発明の液晶素子における配向状態でのポテンシャルの状態をC1配向状態、C2配向状態の夫々についてを示したものである。B1は、電圧無印加での液晶分子のポテンシャル（図6(b)の場合）、B2は一方の極性の電圧の印加による最大チルトでの液晶分子のポテンシャル（図6(c)の場合）を、B3は他方の極性の電圧の印加による最大チルトでの液晶分子のポテンシャル（図6(a)の場合）を示す。

【0077】上述のSSFLCの場合で示したようなC1配向、C2配向という双安定状態間のエネルギー障壁の高さが異なる配向状態のそれぞれに対し、双安定の状態のうち一方を安定化させた場合にはそれぞれの駆動特性が異なったものになってしまう。特にエネルギー障壁の高いC1配向状態においては、図9(a)に示すように、双安定ポテンシャルの一方(B1)が極端に安定化された状態とした場合においても、安定状態が2つに残ったまま、あるいは一方が準安定状態(B2もポテンシャルのレベルは高いが周囲に比して安定)となってしまう状態が発生する。これにより電圧印加による応答の際、ある一定のポテンシャルに達するまでは印加電圧の大きさに応じた安定状態がアナログ的に存在し、且つ印加電圧と安定な分子位置が一对一で対応するため、連続的且つドメインの生成を伴わない反転が実現できるものの、ある一定のポテンシャルを越えた際に不連続な配向状態を形成する、すなわちドメインウォールの生成を伴った不連続な反転挙動となることがある。

【0078】これに対し、C2配向状態では、双安定のSSFLCである場合のエネルギー障壁が低いことから、図9(b)に示すように、一方(B1)が極端に安定化された状態とした場合にもB2の状態まで連続的且つドメインの生成を伴わない反転が実現できている。さらに、これらの図からC1配向の方が駆動電圧が高くなり易いことが理解できる。

【0079】以上述べた点から、本発明の液晶素子における配向状態については、アナログ階調性能及び低駆動電圧化の観点から、平行ラビングしたセルにおいてはC2配向を用いることが望ましい。あるいは、C1配向及びC2配向が混在している配向状態の場合は、これらの特性ばらつきを最小限に押さえるためにもプレチルト角が低いことが望ましい。あるいは、反平行ラビングであることが望ましい。

【0080】上述したような図6(a)～(c)、図9に示すような、電圧無印加の状態で液晶分子14を仮想コーン15の一エッジの内側に安定化させ、そのメモリ性を消失させたSmC*相での配向状態及び電圧印加時のスイッチング挙動を示し、図7に示すような光学応答特性を示す液晶素子は、例えば適切な液晶材料を用い、セルの設計を調整し、更に液晶材料のCh-SmC*相転移の過程においてセル内の内部電位に偏りを持たせるような処理を施すことによって実現される。

【0081】上記カイラルスメクティック相を示す液晶材料としては、例えばそれらがフェニルビリジン骨格、ビフェニル骨格、フェニルシクロヘキサンエステル骨格を有する炭化水素系の液晶材料のようにカイラルスメクティック相の温度範囲の中でスメクチック層の層間隔dが変化し（カイラルスメクチック相の上限温度での層間隔d_{tc}が最大の値である（d < d_{tc}、d：カイラルスメクチック相の温度範囲内での間隔））、セル内でシェブロン構造を有する材料の場合は、 $3^\circ < \delta < \Theta$ （ δ ：液晶材料のセル内での基板法線に対するスメクチック層の傾斜角、 Θ ：前述した液晶材料固有のコーン角、即ち仮想コーンの頂角の1/2）となるように成分を適宜選択して配合した液晶組成物を用いることもできる。

【0082】また、ナフタレン骨格を有する炭化水素系の液晶材料やポリフッ素系の液晶材料のようにカイラルスメクティック相の温度範囲の中で層間隔dがほぼ一定であり、セル内で $\delta \leq 3^\circ$ となる材料であって、高温側からカイラルスメクチック相への相転移温度直下での Θ に対しカイラルスメクティック相の温度範囲の中での温度降下に伴い Θ が大きくなるような成分配合を行った液晶組成物を用いる。

【0083】液晶材料のカイラルスメクチック相での Θ は、スイッチングによる最大光量の状態と最小光量の状態間のコントラスト、例えば図7に示すような特性下での最大透過率T1をより高くするために22.5度以上

となることが理想的である。また、 Θ が非常に大きい場合には、逆極性への電界印加による単安定状態からのチルト、即ち図6(a)の側へのチルトも大きな角度になり、例えば図7の逆極性電圧印加の際の最大透過率 T_2 も大きくなり実質時間開口率100%になってしまうおそれがある。従って、 Θ は30度未満が好ましい。また、 Θ の温度による変化が大きいと、クロスニコル下の偏光板間で設定された最暗状態が一定に保たれない恐れがある。このため、液晶素子の駆動温度範囲で Θ の温度による最大変化幅は3度以下に設定することが好ましい。

【0084】尚、一般のSmC*相を示す材料と同様に分子がスメクチック層の法線からチルトすることによって層間隔が減少する、すなわち低温側ほどコーン角 Θ が大きくなる材料の場合、低温になるにつれて層間隔の減少要因が大きくなるのであるが、例えばポリフッ素系液晶材料の場合のように自発的にブックシェルフ層構造をとる液晶材料であった場合、低温側ほどバルクで測定される層間隔が長くなるというこの材料固有の特徴によって層間隔 d の変化が極めて少なくなることが、シェブロン構造をとりづらいう理由と考えられている。この場合、界面分子は一軸配向規制力によってラビング方向を向き、バルクはチルト角の温度特性に応じてラビング方向からずれた方向へと配向する場合がある。このとき電界印加によって界面近傍分子もラビング方向からずれた方向へと配向する。

【0085】一方、図5に示すように発現される2つの層構造のうち一方の層構造のみに揃え、即ち平均一軸配向処理軸とスメクチック層法線方向のずれ方向が一定となるようにするための素子内の内部電位の偏りの持たせ方として、

- 1) Ch-SmC*相転移の際、又はI相-SmC*相転移の際に一对の基板間に正負いずれかのDC電圧を印加する。
- 2) 上下一対の基板に異なる材料からなる配向膜を用いる。
- 3) 上下一対の基板の配向膜の処理法(膜の形成条件、ラビング強度、UV照射等の処理条件)を変える。
- 4) 上下一対の基板の配向膜の下地に設ける層の膜種または膜厚を変える。など、様々な方法が考えられるが、いずれの手段を用いてもよい。

【0086】特に1)によるDC印加条件としては、DCを長時間印加することによって素子を構成する一对の基板間のショートを避けるために、DCはCh-SmC*相転移近傍において、層方向を一方に揃えるのに必要かつ最小限の印加時間にとどめておくことが好ましい。具体的には100mV以上10V以下の範囲でのDC電圧を印加することが好ましい。

【0087】上述したような液晶材料及び上記2)～

- 4)で設定される配向膜及び液晶材料中のイオンはTF

T駆動に悪影響を及ぼさないよう極力低減しておくことが望ましい。

【0088】本発明の液晶素子において、電圧無印加時の液晶分子(平均分子軸)の単安定化のためには一軸配向規制力が大きいことが必要となる。この配向規制力に関して、コレステリック液晶を用いて配向規制力を評価する方法が内田ら(Liquid Crystals, 5, p. 1127 (1989))によって提案されている。すなわちコレステリック相での螺旋ピッチと配向規制力とのトルクバランスによって決定される「実効ねじれ角」を評価することにより配向規制力が評価できる。本発明でもこの考えを用いてこの一軸配向規制力を以下のように定義する。本発明の素子においてCh相が存在する場合、Ch相におけるコレステリックピッチを p 、及びセル厚 d_g とすると、配向規制力が存在しない場合、セル内でのねじれ角 ϕ とすると、 $d_g/p = \phi/2\pi$ なる関係となる。また、上下基板において平行に一軸配向規制されており、配向規制力が無限大である場合には ϕ はゼロとなる。尚、この ϕ の値は内田らの報告と同様に、偏光顕微鏡下において旋光性を測定することにより容易に評価できる。すなわち、セル中では正極規制力によって本来のピッチ p より大きい仮想ピッチ p^* ($=2\pi \cdot d_g/\phi$)を有しており、 $P^*=P$ のとき配向規制力ゼロ、 $P^*=無限大$ のとき配向規制力も無限大であると言い換えることができる。

【0089】本発明では単安定化のためには少なくとも $p^* \geq 2 \times p$ となることが好ましい。 $p^* \geq 10 \times p$ となることがより好ましい。これらの値となるようなことを考慮して上記2)～4)の条件で、一軸配向処理条件(ラビング条件等)、配向膜厚、配向膜種、焼成条件等を適宜調整することが好ましい。

【0090】本発明の液晶素子では、三角波印加時の電圧-透過率曲線を求めた場合においてヒステリシスが存在する場合がある。但し、実際のTF Tを備えた素子の場合のように交流波形において駆動される場合には、三角波印加時のように白状態から中間調状態へと連続的に光学変調されることはないため特に問題になることはない。即ち印加される極性に応じて常に白黒の反転をしながら光学変調されることから、たとえば白から中間調へと光学変調される際には、白状態から黒の配向状態を経由した後中間調の配向状態へと変調されるため、交流を印加した際には一方の極性では常に黒側にリセットされた後に書き込むという駆動が実現されているため、前状態の履歴の影響をかなりの程度抑制することができる。

【0091】以下、図10を参照して本発明の液晶素子の具体的な実施形態について説明する。

【0092】同図に示す液晶素子80では、一对のガラス、プラスチック等透明性の高い材料からなる基板81a、81b間に液晶8-5、好ましくはカイラルスメクチック相を呈する液晶を挟持したセルが互いに偏光軸が直

、交した一対の偏光板 87a 及び 87b 間に挟装した構造となっている。

【0093】基板 81a、81b には、夫々液晶 85 に電圧を印加するための In_2O_3 、ITO 等の材料からなる電極 82a、82b が例えばストライプ状に設けられており、これらが互いに交差してマトリックス電極構造（単純マトリックス）を形成している。また、後述するように一方の基板にドット状の透明電極をマトリックス状に配置し、各透明電極に TFT や MIM (Metal-Insulator-Metal) 等のスイッチング素子を接続し、他方の基板の一面上あるいは所定パターンの対向電極を設けアクティブマトリックス構造にすることが好ましい。

【0094】電極 82a、82b 上には、必要に応じてこれらのショートを防止する等の機能を持つ SiO_2 、 TiO_2 、 Ta_2O_5 等の材料からなる絶縁膜 83a、83b が夫々設けられる。

【0095】更に、絶縁膜 83a、83b 上には、液晶 85 に接し、その配向状態を制御するべく機能する配向制御膜 84a、84b が設けられている。かかる配向制御膜 84a、84b の少なくとも一方には一軸配向処理が施されている。かかる膜としては、例えば、ポリイミド、ポリイミジアミド、ポリアミド、ポリビニルアルコール等の有機材料を溶液塗工した膜の表面にラビング処理を施したもの、あるいは SiO 等の酸化物、窒化物を基板に対し斜め方向から所定の角度で蒸着した無機材料の斜方蒸着膜を用いることができる。

【0096】尚、配向制御膜 84a、84b については、その材料の選択、処理（一軸配向処理等）の条件等により、液晶 85 の分子のプレチルト角（液晶分子の配向制御膜界面付近で膜面に対してなす角度）が調整される。

【0097】また、配向制御膜 84a、84b がいずれも一軸配向処理がなされた膜である場合、夫々の膜の一軸配向処理方向（特にラビング方向）を、用いる液晶材料に応じて平行、反平行、あるいは 45° 以下の範囲でクロスするように設定することができる。

【0098】基板 81a 及び 81b は、スペーサー 86 を介して対向している。かかるスペーサー 86 は、基板 81a、81b の間の距離（セルギャップ）を決定するものであり、シリカビーズ等が用いられる。ここで決定されるセルギャップについては、液晶材料の違いによって最適範囲及び上限値が異なるが、均一な一軸配向性、また電圧無印加時に液晶分子の平均分子軸をほぼ配向処理軸の平均方向の軸と実質的に同一にする配向状態を発生させるべく、 $0.3 \sim 10 \mu\text{m}$ の範囲に設定することが好ましい。

【0099】スペーサー 86 に加えて、基板 11a 及び 11b 間の接着性を向上させ、カイラルスメクチック相を示す液晶の耐衝撃性を向上させるべく、エポキシ樹脂

等の樹脂材料等からなる接着粒子を分散配置することもできる（図示せず）。

【0100】上記構造の液晶素子 80 では、液晶 85 としてカイラルスメクチック相を示す液晶を用いる場合については、その材料の組成を調整し、更に液晶材料の処理や素子構成、例えば配向制御膜 84a 及び 84b の材料、処理条件等を適宜設定することにより、前述の図 6 に示すように、電圧無印加時では、該液晶の平均分子軸（液晶分子）が単安定化されている配向状態を示し、駆動時では一方の極性（第一の極性）の電圧印加時に印加電圧の大きさに応じて平均分子軸の単安定化される位置を基準としたチルト角度が連続的に変化し、他方の極性（第二の極性）の電圧印加時には液晶の平均分子軸は、印加電圧の大きさに応じた角度でチルトし、且つ第一の極性の電圧印加による最大チルト角度が、第二の極性の電圧印加による最大チルト角度より大きいような特性を示すようにする。好ましくは、カイラルスメクチック相を示す液晶材料として降温下で I 相 - Ch 相 - SmC* 相の相転移系列又は I 相 - SmC* 相の相転移系列を示すものを用い、前述した 1) ~ 4) の処理により SmC* 相でメモリ性を消失された状態を形成する。

【0101】又、カイラルスメクチック相を示す液晶のバルク状態でのらせんピッチをセルギャップの 2 倍以上に設定することが好ましい。

【0102】そして、カイラルスメクチック相を示す液晶材料 85 としては、前述したような特性（液晶材料固有の物性値コーン角 Θ 、スメクチック層の層間隔 d 、傾斜角 δ についての特性）を示すようなビフェニル骨格やフェニルシクロヘキサンエステル骨格、フェニルピリミジン骨格等を有する炭化水素系液晶材料、ナフタレン系液晶材料、ポリフッ素系液晶材料を適宜選択して調製した組成物を用いる。

【0103】このような特性下において、基板 81a 及び 81b の少なくとも一方側に偏光板を設け、電圧無印加の状態では最暗状態となるようにセルを配置し、電圧印加時には、このようなチルト角の連続的な変化に伴い、例えば図 7 に示すような特性で素子の透過光量（素子からの出射光量）を電圧変化に伴いアナログ的に制御することができる。

【0104】当該液晶素子では、基板 81a 及び 81b の一方に少なくとも R、G、B のカラーフィルターを設け、カラー液晶素子とすることもできる。

【0105】尚、当該液晶素子は、基板 81a 及び 81b の両方の基板に一対の偏光板を設けた透過型の液晶素子、即ち基板 81a 及び 81b のいずれも透光性の基板であり、一方の基板側からの入射光（例えば外部光源による光）を変調し他方側に出射するタイプの素子、又は少なくとも一方の基板に偏光板を設けた反射型の液晶素子、即ち基板 81a 及び 81b のいずれか一方の側に反射板を設けるかあるいは一方の基板自体又は基板に設け

る部材として反射性の材料を用いて、入射光及び反射光を変調し、入射側と同様の側に光を出射するタイプの素子のいずれにも適用することができる。

【0106】本発明では、上述の液晶素子に対して階調信号を供給する駆動回路を設け、上述したような電圧の印加により液晶の平均分子軸の単安定位置からの連続的なチルト角度の変化、及び素子からの出射光量が連続的に変化する特性を利用し階調表示を行う液晶表示素子を構成することができる。例えば、液晶素子の一方の基板として前述したような TFT 等を備えたアクティブマトリックス基板を用い、駆動回路で振幅変調によるアクティブマトリックス駆動を行うことでアナログ階調表示が可能となる。

【0107】図 11～13 を参照して、本発明の液晶素子において、このようなアクティブマトリックス基板を用いた例について説明する。

【0108】図 11 は、当該素子を、駆動手段を備えた形で、一方の基板（アクティブマトリックス基板）の構成を中心に模式的に示したものである。

【0109】図 11 に示す構成では、液晶素子に相当するパネル部 90 において、駆動手段である走査信号ドライバ 91 に連結した走査線に相当する図面上水平方向のゲート線 G1、G2…と、駆動手段である情報信号ドライバ 92 に連結した情報信号線に相当する図面上縦方向のソース線 S1、S2…が互いに絶縁された状態で直交するように設けられており、その各交点の画素に対応してスイッチング素子に相当する薄膜トランジスタ（TFT）94 及び画素電極 95 が設けられている（同図では簡略化のため 5×5 画素の領域のみを示す）。尚、スイッチング素子として、TFT の他、MIM 素子を用いることもできる。ゲート線 G1、G2…は TFT 94 のゲート電極（図示せず）に接続され、ソース線 S1、S2…は TFT 94 のソース電極（図示せず）に接続され、画素電極 95 は TFT 94 のドレイン電極（図示せず）に接続されている。かかる構成において、走査信号ドライバ 91 によりゲート線 G1、G2…が例えば線順次に走査選択されてゲート電圧が供給され、このゲート線の走査選択に同期して情報信号ドライバ 92 から、各画素に書き込む情報に応じた情報信号電圧がソース線 S1、S2…に供給され、TFT 94 を介して各画素電極に印加される。

【0110】図 12 は、図 11 に示すようなパネル構成における各画素部分（1 ビット分）の断面構造の一例を示す。同図に示す構造では、TFT 94 及び画素電極 95 を備えるアクティブマトリックス基板 20 と共通電極 32 を備えた対向基板 40 間に、自発分極を有する液晶層 49 が挟持され、液晶容量（C1c）31 が構成されている。

【0111】アクティブマトリックス基板 20 については、TFT 94 としてアモルファス Si TFT を用いた

例が示されている。TFT 94 はガラス等からなる基板 21 上に形成され、図 9 に示すゲート線 G1、G2…に接続したゲート電極 22 上に窒化シリコン（SiNx）等の材料からなる絶縁膜（ゲート絶縁膜）23 を介して a-Si 層 24 が設けられており、該 a-Si 層 24 上に、夫々 n+a-Si 層 25、26 を介してソース電極 27、ドレイン電極 28 が互いに離間して設けられている。ソース電極 27 は図 1 に示すソース線 S1、S2…に接続し、ドレイン電極 28 は ITO 膜等の透明導電膜からなる画素電極 95 に接続している。また、TFT 94 における a-Si 層 24 上をチャンネル保護膜 29 が被覆している。この TFT 94 は、該当するゲート線が走査選択された期間においてゲート電極 22 にゲートパルスが印加されオン状態となる。

【0112】更に、アクティブマトリックス基板 20 においては、画素電極 95 と、該電極のガラス基板側に設けられた保持容量電極 30 により絶縁膜 23（ゲート電極 22 上の絶縁膜と連続的に設けられた膜）を挟持した構造により保持容量（CS）32 が液晶容量 C1c と並列の形で設けられている。保持容量電極はその面積が大きい場合、開口率の低下するため、ITO 膜等の透明導電膜により形成される。

【0113】アクティブマトリックス基板 20 の TFT 14 及び画素電極 95 上には液晶の配向状態を制御する為の例えばラビング処理等の一軸配向処理が施された配向膜 43a が設けられている。

【0114】一方、対向基板 40 では、ガラス基板 41 上に、全面同様の厚みで共通電極 42、及び液晶の配向状態を制御する為の配向膜 43b が積層されている。

【0115】尚、上記セル構造は、互いに偏光軸が直交した関係にある一対の偏光板間に挟持されている（図示せず）。

【0116】上記構造のパネルの画素部分において、液晶層 49 としては、自発分極を有する液晶、例えばカイラルスメクチック相を呈する液晶が用いられる。そして、液晶層 49 は、図 6 に示すようなスイッチング動作及び図 7 に示す光学特性を示すように設定される。

【0117】尚、図 11 及び 12 に示すようなパネル構成において、アクティブマトリックス基板として、多結晶 Si（p-Si）TFT を備えた基板を用いることができる。図 12 に示すパネルの画素部分の等価回路を図 13 に示す。

【0118】図 13 及び図 14 を参照して上記構造の液晶素子における特性を利用したアクティブマトリックス駆動について述べる。本発明の液晶素子におけるアクティブマトリックス駆動では、例えば一画素においてある情報を表示するための期間（1 フレーム）を複数のフィールド（例えば図 13 に示す 1F 及び 2F）に分割し、これら 2 フィールドにおいて平均的に所定の情報に応じた出射光量を得る。以下では、液晶層 49 が図 7 に示す

ような光学特性を示す場合における 2 フィールドに分割された例について説明する。

【0119】図 14 (a) は、一面素を着目した際に、当該画素に接続する走査線となるゲート線に印加される電圧を示す。上記構造の液晶素子では、各フィールド毎にゲート線 G1、G2…が例えば線順次で選択され、ゲート線には選択期間 Ton において所定のゲート電圧 Vg が印加され、ゲート電極 22 に電圧 Vg が加わり TFT94 がオン状態となる。他のゲート線が選択されている期間に相当する非選択期間 Toff にはゲート電極 22 に電圧が加わらず TFT12 は高抵抗状態（オフ状態）となり、Toff 毎に所定の同一のゲート線が選択されてゲート電極 22 にゲート電圧 Vg が印加される。

【0120】図 14 (b) は、当該画素の情報信号線（ソース線）に印加される電圧 Vs を示す。図 14

(a) で示すように各フィールドで選択期間 Ton でゲート電極 22 にゲート電圧が印加された際、これに同期して当該画素に接続する情報線となるソース線 S1、S2…からソース電極 27 に、所定のソース電圧（情報信号電圧）Vs（基準電位を共通電極 42 の電位 Vc とする）が印加される。

【0121】ここで、1 フレームを構成する第一のフィールド（1F）では、当該画素に書込まれる情報、例えば用いる液晶に応じた図 7 に示すような電圧-透過率特性を基に当該画素で得ようとする光学状態又は表示情報（透過率）に応じたレベル Vx の正極性のソース電圧（情報信号電圧）（基準電位を共通電極 42 の電位 Vc とする）が印加される。この時、TFT14 がオン状態であるため、上記ソース電極 27 に印加される電圧 Vx がドレイン電極 28 を介して画素電極（95）に印加され、液晶容量（Clc）31 及び保持容量 32（Cs）に充電がなされ、画素電極の電位が情報信号電圧 Vx になる。続いて、当該画素の属するゲート線の非選択期間 Toff において TFT14 は高抵抗（オフ状態）となるため、この非選択期間には、液晶セル（液晶容量 Clc）31 及び保持容量（Cs）32 では選択期間 Ton で充電された電荷が蓄積された状態を維持し、電圧 Vx が保持される。そして、当該画素における液晶層 49 に第 1 フィールド 1F の期間を通して電圧 Vx が印加され、当該画素の液晶部分ではこの電圧値に応じた光学状態（透過光量）が得られる。

【0122】次に、第二のフィールド（2F）の選択期間 Ton では、第一のフィールド 1F とは極性が逆で実質的に同様の電圧値 Vx を有するソース電圧（-Vx）がソース電極 27 に印加される。この時、TFT14 がオン状態であり、画素電極 95 に電圧 -Vx が印加され、液晶容量（Clc）31 及び保持容量 32（Cs）に充電がなされ、画素電極の電位が情報信号電圧 -Vx になる。続いて、非選択期間 Toff において TFT1

4 は高抵抗（オフ状態）となるため、この非選択期間には、液晶セル（液晶容量 Clc）31 及び保持容量（Cs）32 では選択期間 Ton で充電された電荷が蓄積された状態を維持し、電圧 -Vx が保持される。そして、当該画素における液晶層 49 に第 2 のフィールド 2F 期間を適して電圧 -Vx が印加され、当該画素ではこの電圧値に応じた光学状態（出射光量）が得られる。

【0123】図 14 (c) は、上述したような当該画素の液晶容量及び保持容量に実際に保持され液晶層 49 に印加される電圧値 Vpix を、図 14 (d) は当該画素での液晶の実際の光学応答（透過型液晶素子した場合での光学応答）を模式的に示す。

【0124】(c) に示すように、2 フィールド 1F 及び 2F を通じて印加電圧は互いに極性が反転しただけの同一レベル（絶対値）Vx である。一方、(d) に示すように第一フィールド 1F では、例えば図 7 に示す特性に基づいて Vx に応じた階調表示状態（出射光量）が得られ、第二フィールド 2F では、-Vx に応じた階調表示状態が得られるが、例えば図 7 に示すような特性によれば実際にはわずかに透過光量の変化しか得られず、透過光量は Tx（=T1）より小さく、0 レベルに近い Ty（=T2）となる。

【0125】上述したようなアクティブマトリックス駆動では、カイラルスメクチック相を示す液晶を用いた場合で良好な高速応答性に基づいた階調表示が可能となると同時に一面素であるレベルの階調表示を、高い透過光量を得る第一フィールドと低い透過光量を得る第二フィールドに分割して連続的に行うため、時間開口率が 50% 以下となり人間の目の感じる動画高速応答特性も良好になる。また、第二フィールドにおいては液晶分子の若干のスイッチング動作により完全に透過光量が 0 にはならないので、フレーム期間全体での人間の目に感じる輝度は確保される。なお、図 14 では、第一のフィールド 1F にて高い透過光量 Tx による表示を行い第二のフィールド 2F にて低い透過光量 Ty による表示を行っているが、図 14 とは逆に、第一のフィールド 1F にて低い透過光量 Ty による低輝度表示を行うと共に、第二のフィールド 2F にて高い透過光量 Tx による高輝度表示を行うようにしてもよい。このような表示を行う場合には、第一のフィールド 1F の選択期間 Ton では電圧 Vx ではなく電圧 -Vx をソース線 S1、…に印加すれば良く、第二のフィールド 2F の選択期間 Ton では電圧 -Vx ではなく電圧 Vx をソース線 S1、…に印加すれば良い。このような電圧印加によって、第一のフィールド 1F では図 7 に示す特性に基づいて 0 レベルに近い透過光量 Ty（=T2）が得られ、第二のフィールド 2F では高い透過光量 Tx（=T1）が得られることとなる。

【0126】更に、第一及び第二フィールドで同様のレベルの電圧が極性反転して液晶層 49 に印加されるた

め、液晶層 49 に実際に印加される電圧が交流化され液晶の劣化が防止する。

【0127】上記のアクティブマトリックス駆動では、2フィールドからなる1フレーム全体では、 T_x と T_y を平均した透過光量が得られる。このため、情報信号電圧 V_s については、図7に示す特性に沿って、実際に当該フレームで当該画素で得ようとする画像情報（階調情報）に応じて、所定のレベルだけ大きな透過光量を得ることのできる電圧値を選択して印加することで、第一フィールド1Fにおいて、所望の階調状態より高いレベル透過光量での階調状態を表示することも好ましい。

【0128】（第2の実施の形態）以下、図面を参照して、本発明の第2の実施の形態について説明する。

【0129】本実施の形態に係る表示装置100は、図15に示すように、複数色の光を順次出射するカラー光源101と、該光の出射に同期した該光のスイッチングを行う表示素子80と、を備えている。

【0130】前記表示素子80としては液晶素子を挙げることができ、該液晶素子は、図10に符号80で示すように、所定間隙を開けた状態に配置された一対の基板81a、81bと、これら一対の基板81a、81bの間に配置された液晶85と、複数の画素を構成すると共に該液晶85を挟み込むように配置された一対の電極82a、82bと、によって構成すれば良い。かかる場合、液晶素子80は、単純マトリクス方式のものであってもアクティブマトリクス方式のもの（図11及び図12参照）であっても良く、透過型であっても反射型であっても良い。この液晶素子80の具体的構造としては、アクティブマトリクス方式にするか単純マトリクス方式にするか透過型にするか反射型にするかによって、第1の実施の形態に述べたような種々のものが考えられる。

【0131】また、基板81a、81bや電極82a、82bの材質・形状・製造方法等については、第1の実施の形態に述べたような種々のものを挙げることができる。

【0132】さらに、前記液晶素子80には、第1の実施の形態に述べたと同様に絶縁膜83a、83bや配向制御膜84a、84bやスペーサーや接着粒子やアクティブ素子（スイッチング素子）94等を配置しても良く、それらの材質・形状・製造方法（特に、配向制御膜84a、84bの一軸配向処理方法及び一軸配向処理方向）等については、第1の実施の形態に述べたような種々のものを挙げることができる。

【0133】一方、液晶85としては、自発分極を有する液晶、例えばカイラルスメクチック相を呈する液晶を用いれば良く、好ましくは、図6に示すスイッチング動作を行うと共に図7に示す光学特性を有する液晶を用いれば良い。すなわち、電圧が印加されていない状態では、液晶分子の平均分子軸は単安定化されている配向状態を示し、一の極性の電圧が印加されている状態では、

液晶分子の平均分子軸は、前記単安定化された位置から一方の側にチルトし、かつ、他の極性（前記一の極性に対する逆極性をいう。以下、同じ）の電圧が印加されている状態では、液晶分子の平均分子軸は、前記単安定化された位置から他方の側（すなわち、前記一の極性の電圧を印加したときにチルトする側とは反対の側）にチルトする、液晶を用いれば良い。

【0134】なお、前記一の極性または前記他の極性の電圧が印加される場合においては、平均分子軸が単安定化される位置を基準としたチルトされる角度（以下“チルト角”とする）は、該電圧の大きさに応じて連続的に変化する。これにより、前記液晶素子Pから出射される光量は、前記カイラルスメクチック液晶85に印加される電圧の大きさに応じて連続的に変化する事となり、階調制御が可能となる。なお、このような階調制御を行うには、階調信号を供給する駆動回路を液晶素子Pに接続すると良い。

【0135】この場合、前記一の極性の電圧が印加されるときにチルト角の最大値が、前記他の極性の電圧が印加されるときにチルト角の最大値と異なるようにすると良い。かかる場合には、前記一の極性の電圧が印加された状態で前記液晶素子Pから出射される光量の最大値（以下“第1光量”とする）と、前記他の極性の電圧が印加された状態で前記液晶素子Pから出射される光量の最大値（以下“第2光量”とする）とが異なることとなる。

【0136】また、前記一の極性の電圧が印加されるときにチルト角の最大値が、前記他の極性の電圧が印加されるときにチルト角の最大値よりも大きくすると良い。かかる場合には、前記第1光量が前記第2光量よりも多くなる。

【0137】具体的には、前記一の極性の電圧が印加されるときにチルト角の最大値が、前記他の極性の電圧が印加されるときにチルト角の最大値の5倍以上にすると良い。かかる場合には、前記第1光量が前記第2光量の5倍以上となる。

【0138】さらに、前記他の極性の電圧が印加されるときにチルト角がほぼ 0° である、ようにすると良い。

【0139】またさらに、偏光板を適切に配置することにより、電圧が印加されていない状態で前記液晶素子から出射される光量（第3光量）がほぼ0となるようにしても良い。

【0140】なお、カイラルスメクチック液晶85が上述した特性を示すようなものにするには、該液晶85に、降温下で等方性液体相（Iso）ーコレステリック相（Ch）ーカイラルスメクチックC相（SmC*）の相転移系列や、等方性液体相（Iso）ーカイラルスメクチック相（SmC*）の相転移系列、を示すと共に、該液晶85のスメクチック層の法線方向が実質的に一方向であるものを用い、かつ、下記のいずれかの方法によ

りSmC^{*}相でメモリー性を消失された状態を形成すれば良い。

① Ch-SmC^{*}相転移の際、またはIso-SmC^{*}相転移の際に一对の基板間の液晶85に正負いずれかのDC電圧を印加する方法

② 異なる材料からなる配向制御膜を液晶85を挟み込むように配置する方法

③ 液晶85を挟み込むように配置した一对の配向制御膜について、処理法(膜の形成条件やラビング強度やUV光照射等の処理条件)を異ならせる方法

④ 液晶85を挟み込むように一对の配向制御膜を配置すると共に各配向制御膜の裏側(基板側)に下地層をそれぞれ配置し、該下地層の膜種や膜厚を異ならせる方法
なお、カイラルスメクチック相を示す液晶としては、第1の実施の形態に示したものをを用いることができ、第1の実施の形態に示すように偏光板を適宜用いれば良い。

【0141】次に、本実施の形態に係る表示装置100の駆動方法について、図16及び図17を参照して説明する。

【0142】本実施の形態においては、1つのフレーム期間F₀を、図16に示すように複数のフィールド期間F₁、F₂、F₃に分割し、各フィールド期間F₁、F₂、F₃をさらに複数のサブフィールド期間1F、2Fに分割し、前記カラー光源101から前記表示素子80に対してはフィールド期間F₁、F₂、F₃毎に色を変えながら複数色の光を順次出射させ(同図(a)参照)、前記表示素子80によって前記光の出射に同期した該光のスイッチングを行うことにより、1つのフィールド期間F₁、F₂又はF₃における少なくとも1つのサブフィールド期間1Fにおいては高輝度画像を表示すると共に、他の少なくとも1つのサブフィールド期間2Fにおいては低輝度画像を表示する(同図(d)参照)、ようになっており、各フィールド期間F₁、F₂、F₃毎に表示されるカラー画像が視覚的に混色されてフルカラー画像として認識されるようになっていく。

【0143】この場合、各フィールド期間F₁、F₂、F₃を、図17に示すように3つのサブフィールド期間1F、2F、3Fに分割し、1つのサブフィールド期間1Fにおいては高輝度画像を表示し、1つのサブフィールド期間2Fにおいては低輝度画像を表示し、残りの1つのサブフィールド期間3Fにおいては輝度をほぼ0にする、ようにしてもよい。

【0144】また、1つのフレーム期間F₀に含まれるフィールド期間の数は、カラー光源101から照射される各色光の数に応じて決定すれば良い。例えば、カラー光源101から照射される各色光がRGB(赤色、緑色、青色)の3色である場合には、1つのフレーム期間F₀に含まれるフィールド期間の数を3つ(F₁、F₂、F₃)とすれば良い。

【0145】さらに、同一フィールド期間F₁、F₂又

はF₃における高輝度画像と低輝度画像とは、輝度が異なるだけの同一画像とすれば良く、各フィールド期間F₁、F₂又はF₃における画像は、照射されている光の色に応じた画像(すなわち、フルカラー画像の色再現性が良好となるような画像)とすれば良い。

【0146】一方、前記低輝度画像の輝度が、前記高輝度画像の輝度の1/5以下でかつ0より大きくなるようにすると良い。かかる輝度の調整は、表示素子80として液晶素子を用いた場合には、前記一对の電極82a、82bに電圧を印加して前記液晶85を駆動し光の透過率を調整することによって達成すれば良く、図7に示す特性の液晶85を用いた場合には、高輝度画像の場合には+V₁なる電圧を印加し、低輝度画像の場合には-V₁なる電圧を印加すれば良い。

【0147】また、表示素子80における画像表示は線順次走査で行えば良い。

【0148】図14は、表示装置の駆動方法の一例として、図11及び図12に示したアクティブマトリクス型液晶素子の駆動方法を示す図であり、同図(a)は、ある1本のゲート線G_iにゲート電圧V_gが印加される様子を示し、同図(b)は、ある1本のソース線S_jにソース電圧V_sが印加される様子を示し、同図(c)は、これらゲート線G_i及びソース線S_jの交差部の画素(すなわち、液晶49)に電圧V_{pix}が印加される様子を示し、同図(d)は、当該画素における透過光量の変化を示す。

【0149】本駆動方法においては、1つのフレーム期間F₀を3つのフィールド期間F₁、F₂、F₃に分割し、各フィールド期間F₁、F₂、F₃をさらに2つのサブフィールド期間1F、2Fに分割している。したがって、フレーム周波数を60Hzとした場合には、1フレーム期間F₀は16.7msecとなり、1つのフィールド期間F₁、F₂、F₃は16.7msec/3≒5.5msecとなり、1つのサブフィールド期間1F、2Fは5.5msec/2≒2.8msecとなる。また、液晶49には、図7に示す電圧-透過光量特性のものが用いられている。

【0150】いま、あるサブフィールド期間1Fにおいては、ある1本のゲート線G_iに一定期間(選択期間T_{on})だけゲート電圧V_gが印加され(同図(a)参照)、ある1本のソース線S_jには、ゲート電圧V_gの印加に同期した選択期間T_{on}に、共通電極42の電位V_cを基準電位としたソース電圧V_s(=V_x)が印加される。すると、当該画素のTFT94はゲート電圧V_gの印加によってオンされ、ソース電圧V_xがTFT94及び画素電極95を介して印加されて液晶容量C_{1c}及び保持容量C_sの充電がなされる。

【0151】ところで、選択期間T_{on}以外の非選択期間T_{off}には、ゲート電圧V_gは他のゲート線G₁、G₂、…に印加されていて同図(a)に示すゲート線G_i

には印加されず、当該画素の TFT94 はオフとなる。したがって、液晶容量 C_{lc} 及び保持容量 C_s は、この間、充電された電荷を保持することとなる（同図(c)参照）。これにより、1 サブフィールド期間 1F を通じて液晶 49 には電圧 V_{pix} ($=V_x$) が印加され続けることとなり、1 サブフィールド期間 1F を通じてほぼ同じ透過光量が維持されることとなる（同図(d)参照）。

【0152】次のサブフィールド期間 2F においては、上述したゲート線 G_1 には再びゲート電圧 V_g が印加され（同図(a)参照）、これと同期してソース線 S_j には、先のものとは逆極性のソース電圧 $-V_x$ が印加される（同図(b)参照）。これによって、ソース電圧 $-V_x$ が液晶容量 C_{lc} 及び保持容量 C_s に充電されると共に、非選択期間 T_{off} においてはその電荷が保持される（同図(c)参照）。

【0153】ところで、液晶 49 には、図 7 に示す電圧-透過光量特性のものが用いられているため、正極性のソース電圧 V_x が印加されているサブフィールド期間 1F の透過光量 T_1 は多くなり、負極性のソース電圧 $-V_x$ が印加されているサブフィールド期間 2F の透過光量 T_2 はほぼ 0 レベルとなる。そして、1 フィールド期間 F_1 全体では T_x ($=T_1$) と T_y ($=T_2$) とを平均した透過光量が得られるが、サブフィールド期間単位では、明暗の表示が交互になされることとなる。したがって、動画を表示する場合においてその画質が良好なものとなる。また、液晶 49 には、正極性の電圧 V_x と負極性の電圧 $-V_x$ が交互に印加されることとなるため、液晶 49 の劣化が防止される。

【0154】ここで、正極性のソース電圧 V_x の電圧値は、液晶 49 の電圧-透過光量特性と、当該画素に書き込みたい情報（すなわち、当該画素で得ようとする光学状態又は表示情報）とに基づいて決定すれば良い。但し、1 フィールド期間 F_1 全体の透過光量は上述のように T_x ($=T_1$) と T_y ($=T_2$) とを平均したものであることから、例えば図 7 に示すように T_2 が著しく小さい特性の液晶 49 を用いる場合には、 T_1 の値（すなわち、 T_1 の値を規定する V_x の電圧値）はその分を考慮して大きめに設定しておくが良い。

【0155】ところで、上述のように駆動する間（すなわち、図 16 に示すフィールド期間 F_1 ）においてはカラー光源 101 から液晶素子に対して赤色光を照射させておいて、液晶素子に表示した白黒画像を赤色画像として認識せしめ、次のフィールド期間 F_2 においては緑色光を照射させておいて緑色画像として認識せしめ、次のフィールド期間 F_3 においては青色光を照射させておいて青色画像として認識せしめ、それらのカラー画像が視覚的に混色されてフルカラー画像として認識されるようになっている。

【0156】一方、図 17 は、同じく図 11 及び図 12 に示したアクティブマトリクス型液晶素子の駆動方法を

示す図であるが、各フィールド期間 F_1 , F_2 , F_3 を 2 つではなく 3 つのサブフィールド期間 1F, 2F, 3F に分割している。なお、同図(a) は、カラー光源 101 から照射される光を示し、同図(b) は、ある 1 本のゲート線 G_1 にゲート電圧 V_g が印加される様子を示し、同図(c) は、ある 1 本のソース線 S_1 にソース電圧 V_s が印加される様子を示し、同図(d) は、これらゲート線 G_1 及びソース線 S_1 の交差部の画素（すなわち、液晶 49）に電圧 V_{pix} が印加される様子を示し、同図(e) は、当該画素における透過光量の変化を示す。また、同図(f) は、ある 1 本のゲート線 G_n にゲート電圧 V_g が印加される様子を示し、同図(g) は、ある 1 本のソース線 S_j にソース電圧 V_s が印加される様子を示し、同図(h) は、これらゲート線 G_n 及びソース線 S_j の交差部の画素（すなわち、液晶 49）に電圧 V_{pix} が印加される様子を示し、同図(i) は、当該画素における透過光量の変化を示す。

【0157】本駆動方法においては、最初の 2 つのサブフィールド期間 1F, 2F においては、図 14 と同様の方法によって駆動されるが、3 つ目のサブフィールド期間 3F においては、ソース線 S_1 の電位を 0V にした状態でゲート線 G_1 に再びゲート電圧 V_g が印加される

（同図(b)(c)参照）。これによって、液晶容量 C_{lc} 及び保持容量 C_s が除電され、液晶 49 は電圧が印加されていない状態となり、透過光量 T_3 は 0% となる（同図(d)(e)参照）。このようにして、最後のゲート線 G_n まで走査されて液晶 49 のスイッチングが行われ（同図(f)～(i)参照）、1 フィールド期間 F_1 全体では T_x ($=T_1$) と T_y ($=T_2$) と T_z ($=0V$) とを平均した透過光量が得られる。

【0158】ここで、次のフィールド期間 F_2 での G 発光は、最後のゲート線 G_n に 3 つ目のゲート電圧 V_g （すなわち、サブフィールド期間 3F において印加したゲート電圧 V_g ）を印加してすぐに行うのではなく、最後のゲート線 G_n に沿った画素の液晶 49 が黒状態に完全にリセットされた後に行った方が、完璧な色再現性の観点からはより好ましい。

【0159】次に、本実施の形態の効果について説明する。

【0160】本実施の形態によれば、高輝度画像及び低輝度画像の両方を表示するため、1 フィールド期間 F_1 , F_2 , F_3 全体ではそれらを平均した輝度の画像が表示されていることと等価となり、従来のように画像を全く表示しない期間を設ける場合に比べて画像の輝度を高めることができる。また、カラー光源 101 を高輝度化する必要もなく、消費電力を低くすることができる。

【0161】一方、画像表示を線順次走査で行うようにした場合には、カラー光源 101 の発光タイミングと走査タイミングとの同期を全ての走査線に対して取ることは不可能であってそれらのタイミングのズレを生じ、図

10

20

30

40

50

16に示す駆動方法を用いた場合には、同図(g)に示すように、例えば赤色光が照射されている時点で液晶素子には青色用の白黒画像が表示されることとなる。かかる場合、その青色用の白黒画像の輝度が高ければ色再現性が低下することとなるが、上述のように低輝度画像の輝度を、高輝度画像の輝度の1/5以下でかつ0より大きくした場合には、色再現性の低下を抑えることができる。

【0162】また、図17に示す駆動方法を用いた場合には、同図(i)に示すように、例えば赤色光が照射されている時点で液晶素子には青色用の白黒画像（前フレームの青色用の白黒画像）が表示されることとなる。しかし、該白黒画像の輝度はほぼ0であるため、図16の駆動方法の場合よりもさらに色再現性の低下を抑えることができる。

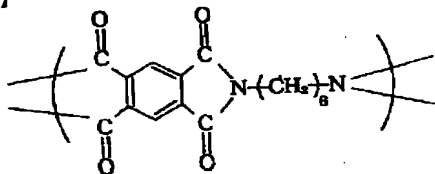
【0163】

【実施例】（例1）

（液晶セルの作製）透明電極として700ÅのITO膜を形成した厚さ1.1mmの一对のガラス基板を用意した。該基板の透明電極上に、下記の繰り返し単位PI-aを有するポリイミド前駆体をスピンコート法により塗布し、その後、80℃5分間の前乾燥を行なった後、200℃で1時間加熱焼成を施し膜厚200Åのポリイミド被膜を得た。

【0164】

【外1】



続いて、当該基板上のポリイミド膜に対して一軸配向処理としてナイロン布によるラビング処理を施した。ラビング処理の条件は、径10cmのロールにナイロン（NF-77/帝人製）を貼り合わせたラビングロールを用い、押し込み量0.3mm、送り速度10cm/sec、回転数1000rpm、送り回数4回とした。

【0165】続いて、一方の基板上にスペーサーとして、平均粒径2.0μmのシリカビーズを散布し、各基板のラビング処理方向が互いに反平行（アンチパラレル）となるように対向させ、均一なセルギャップのセル（単画素の空セル）を得た。

【0166】（アクティブマトリックスセルの作製）上記同様の材料、及び条件の透明電極、ポリイミド配向膜を用い、一方の基板をゲート絶縁膜として窒化シリコン膜を備えたa-SiTFTを有するアクティブマトリックス基板とし、一方の基板にR、G、Bのカラーフィルターを有し、図10に示す画素構造のアクティブマトリックスセル（パネル）を作製した。画面サイズは10.4インチ、画素数は800×600×RGBとした。

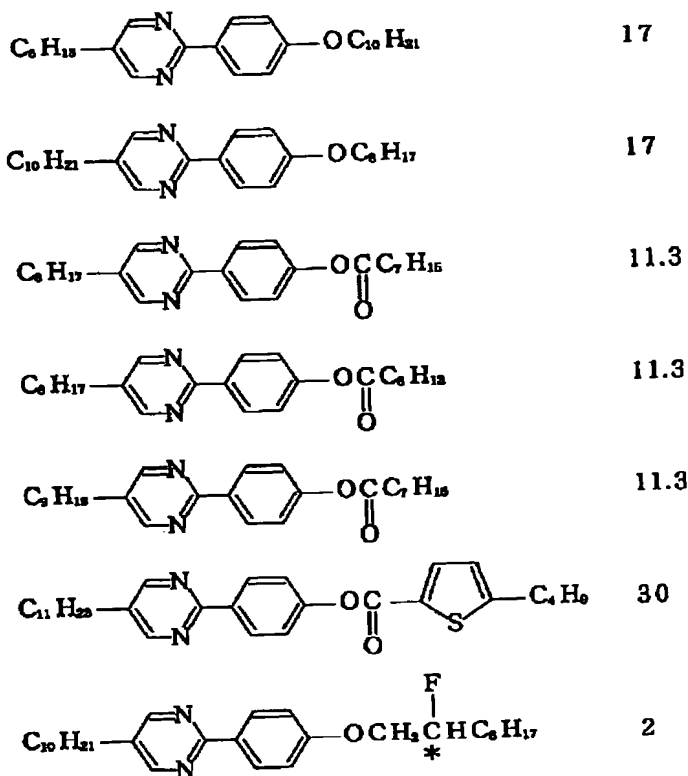
【0167】（液晶組成物の調製）下記液晶性化合物を混合して液晶組成物LC-1を調製した。構造式に併記した。構造式に併記した数値は混合の際の重量比率である。

【0168】

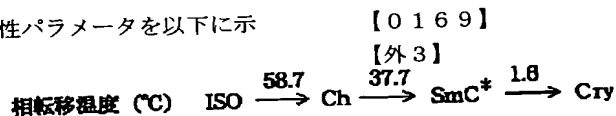
【外2】

37

38



上記液晶組成物LC-1の物性パラメータを以下に示す。



上記のプロセスで作製した単面素のセル及びアクティブマトリックスセルに液晶組成物LC-1を等方相の温度で注入し、液晶をカイラルスメクティック液晶相を示す温度まで冷却し、この冷却の際、Ch-SmC*相転移前後において、-5Vのオフセット電圧（直流）電圧を印加して冷却を行う処理を施し、液晶素子サンプルA、Bを作製した。かかるサンプルについて、下記の項目についての評価を行った。

【0170】1. 配向状態

素子サンプルAの液晶の配向状態について偏光顕微鏡観察を行なった。

【0171】その結果、室温（30℃）では、電圧無印加で最暗軸がラビング方向と若干ずれた状態であり、且つ層法線方向がセル全体で一方向しかないほぼ均一な配向状態が観測された。

【0172】2. 光学応答

液晶素子が示す電気光学応答を測定するために、素子サンプルAについてセルをクロスニコル下でフォトマルチプライヤー付き偏光顕微鏡に、偏光軸を電圧無印加状態で暗視野となるように配置した。

【0173】これに30℃において±5V、0.2Hzの三角波を印加した際の光学応答を観測すると、正極性

【0169】

【外3】

37.7 SmC* 1.8 Cry

の電圧印加に対しては、印加電圧の大きさに応じて徐々に透過光量（透過率）が増加していった。一方、負極性の電圧印加の際の光学応答の様子は、電圧レベルに対して透過光量が変化しているものの、その最大光量は、正極性電圧印加の際の最大透過率と比較すると、1/10程度であった。

【0174】3. 矩形波応答

サンプルAについて三角波応答と同様の装置を用いて、60Hz（±5V）の矩形波電圧を印加して電圧を変化させながら光学レベルを測定した。

【0175】その結果、正極性の電圧には、十分に光学応答し、その光学応答は前状態には依存せずに安定した中間調状態が得られることが確認できた。また、負極性の電圧に対しても同じ電圧絶対値の正極性電圧印加の場合の1/10程度の光学応答が確認され、正負の電圧に対する光学応答の平均値は前状態には依存せずに安定した中間調が得られることが確認できた。

【0176】また、この正極性の矩形波電圧印加による、立ち上がり時間（最暗状態から、所定の電圧印加により得ようとする透過率や90%の透過率となる時間）と、立ち下がり時間（所定の中間調を得るための電圧での飽和透過率状態から当該透過率の10%の透過率とな

る時間)での応答速度は、高電圧(5V程度)印加の際には、夫々0.7ms、0.3msであり、低電圧(1V程度)印加の際には、夫々2.0ms、0.2msであり、一般的なネマチック液晶でのスイッチングに比較しても高速応答性が確認された。

【0177】4. 動画質評価

TFTを用いたアクティブマトリックスパネルであるサンプルBを用いて、図14の駆動方法に基づく駆動を行い画質評価を行った。この動画質評価は10名程度の非専門家による主観評価とし、下記5段階の尺度(カテゴリー)で評価した。評価に使用した画像は、BTAのハイビジョン標準画像(静止画)から3種類(肌色チャート、観光案内板、ヨットハーバー)を選び、その中の中心部分の432×168画素を切り出して使用した。

【0178】さらにこれらの画像をテレビ番組の一般的な動き速度程度である6.8(deg/sec)の一定速度で移動させて動画像を作成し、画像のボケを評価した。

- ・尺度5…画面の周辺ボケが全く観察されずキレのよい良好な動画質。
- ・尺度4…画面の周辺ボケがほとんど気にならない。
- ・尺度3…画面の周辺ボケが観察され、細かい文字は判別し難い。
- ・尺度2…画面の周辺ボケが顕著となり、大きな文字も判別し難い。
- ・尺度1…画面全体にボケが顕著となり、原画像がほとんど判別不能。

【0179】このときの画像ソースのコンピューター側からの出力は、1秒間に60画面分を順次走査(プログレッシブ)するようなピクチャーレートとした。

【0180】まず、TFTパネル側(サンプル)の表示は、1秒間に60フレームの表示を行い、1フレームを複数フィールドに分割はせずフレーム反転駆動を行った。

【0181】その結果、若干ではあるが動画像の周辺ぼけが観測された。この周辺ぼけ度合いを主観評価すると、上記5段階評価で3~4程度であった。

【0182】更に、1フレームを2つのフィールドに分割し、最初のフィールドで正極性電圧、続くフィールドで負極性電圧(両フィールドの電圧レベルは同じ)を印加し実質的に周波数120Hzで動作させた場合、実用上十分な輝度を有し、フリッカが全く観察されず、周辺ぼけが全く感じられない動画像が観察され、理想的な動画像が得られた。上記の5段階評価では5のレベルであった。

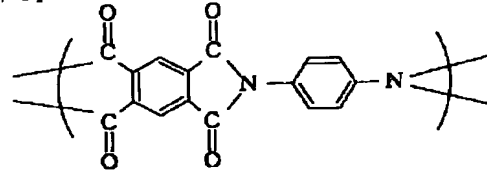
【0183】なお、この評価を一般的なCRTを用いて行くと5段階評価で全員が5、応答が数十msかかる市販のTFTタイプの液晶ディスプレイを用いると5段階評価で2~3程度の評価結果であった。

【0184】(例2)

(液晶セルの作製) 透明電極として700ÅのITO膜を形成した厚さ1.1mmの一对のガラス基板を用意した。該基板の透明電極上に、下記の繰り返し単位PI-bを有するポリイミド前駆体をスピンコート法により塗布し、その後、80℃5分間の前乾燥を行なった後、200℃で1時間加熱焼成を施し膜厚50Åのポリイミド被膜を得た。

【0185】

【外4】



続いて、当該基板上のポリイミド膜に対して一軸配向処理としてナイロン布によるラビング処理を施した。ラビング処理の条件は、径10cmのロールにナイロン(NF-77/帝人製)を貼り合わせたラビングロールを用い、押し込み量0.3mm、送り速度10cm/sec、回転数1000rpm、送り回数4回とした。

【0186】続いて、一方の基板上にスペーサーとして、平均粒径1.4μmのシリカビーズを散布し、各基板のラビング処理方向が互いに反平行(アンチパラレル)となるように対向させ、均一なセルギャップのセル(単画素の空セル)を得た。

【0187】(アクティブマトリックスセルの作製) 上記同様の材料、及び条件の透明電極、ポリイミド配向膜を用い、一方の基板をゲート絶縁膜として窒化シリコン膜を備えたa-SiTFTを有するアクティブマトリックス基板とし、一方の基板にR、G、Bのカラーフィルタを有し、図10に示す画素構造のアクティブマトリックスセル(パネル)を作製した。画面サイズは10.4インチ、画素数は800×600×RGBとした。

【0188】これら単画素のセル、アクティブマトリックスセルに液晶組成物LC-1を等方相の温度で注入し、液晶をカイラルスメクティック液晶相を示す温度まで冷却し、この冷却の際に、Ch-SmC*相転移時にDCオフセット(-5V)を印加したサンプルC(単画素のセル)及びD(アクティブマトリックスセル)を作製した。

【0189】これらサンプルC、Dについて例1の1~4と同様の評価を行ったところ、それぞれ例1のサンプルA及びBと同様の挙動及び特性が得られ、配向膜種、配向膜厚、セル厚が変化しても、同様な状態が再現されることが確認された。

【0190】尚、この正極性の矩形波電圧印加による、立ち上がり時間(最暗状態から、所定の電圧印加により得ようとする透過率の90%の透過率となる時間)と、立ち下がり時間(所定の中間調を得るための電圧での飽

和透過率状態から当該透過率の10%の透過率となる時間)での応答速度は、高電圧(4V程度)印加の際には、夫々0.6ms、0.2msであり、低電圧(1V程度)印加の際には、夫々1.7ms、0.2msであり、一般的なネマチック液晶でのスイッチングに比較しても高速応答性が確認された。

【0191】(例3)

(液晶セルの作製)ラビングを平行(パラレル)とした以外は例1と同様にして空セル、アクティブマトリックスセルを作製し、液晶注入時、オフセット電圧印加冷却処理を行い液晶素子サンプルE及びFを得た。

【0192】これらサンプルE及びFについて例1と同様の評価(配向状態、光学応答、矩形波応答、動画質評価)を行った。

【0193】1. 配向状態

サンプルEについて、室温(30℃)では最暗軸がラビング方向と若干ずれた状態であり、かつ層法線方向がセル全体で一方向しかないほぼ均一な配向状態が観測された。またC1配向領域とC2配向領域が半々の割合で混在した配向状態となっていた。

【0194】2. 光学応答

サンプルEについて、例1と同様に±5V、0.2Hzの三角波を印加した際のセル全体の光学応答を観測すると、例1と同様の結果が得られた。

【0195】次いで、セル内のC1領域、C2領域を個別に観測してみると、C1領域は光学レベル50%程度まではドメインレススイッチングしているものの、それ以上に電圧強度を上げるとドメイン反転している様子が観測された。一方C2領域は飽和電圧に達するまでドメインレススイッチングしていた。また、C2配向部分の方が同じ透過光量を得るための必要電圧値が低かった。

【0196】3. 矩形波応答

サンプルEについて、例1と同様に60Hzの矩形波を印加して電圧を変化させながら光学応答特性を測定した。

【0197】その結果、セル全体の光学応答を観測すると、例1と同様の結果が得られた。したがって、TFTアクティブマトリックス駆動による振幅変調によりアナログ階調表示が可能である。一方C1、C2を個別に観測してみると、C2配向部分の方が同じ透過光量を得るための必要電圧値が低かったのは三角波応答の実験と同様である。

【0198】また、この正極性の矩形波電圧印加による、立ち上がり時間(最時状態から、所定の電圧印加により得ようとする透過率の90%の透過率となる時間)と、立ち下がり時間(所定の電圧での飽和透過率状態から当該透過率の10%の透過率となる時間)での応答速度は、高電圧(5V程度)印加の際には、夫々0.6ms、0.3msであり、低電圧(1V程度)印加の際には、夫々1.8ms、0.2msであり、一般的なネマ

チック液晶でのスイッチングに比較しても高速応答性が確認された。

【0199】4. 動画質評価

サンプルFについて、例1と同様(60Hz駆動とフレーム分割駆動による120Hz駆動)にアクティブマトリックス駆動における動画質の評価を行った。例1の結果と同様に、実用上十分と思われる輝度を有し、周辺ぼけが全く感じられない動画像が観測された。この周辺ぼけ度合いを主観評価すると、5段階評価カテゴリーで5であった。

【0200】(例4)

(液晶セルの作製)透明電極として700ÅのITO膜を形成した厚さ1.1mmの一对のガラス基板を用意した。該基板の透明電極上に、市販のTFT用配向膜SE-7992(日産化学社製)をスピンコート法により塗布し、その後、80℃5分間の前乾燥を行なった後、200℃で1時間加熱焼成を施し膜厚50Åのポリイミド被膜を得た。

【0201】続いて、当該基板上のポリイミド膜に対して一軸配向処理としてナイロン布によるラビング処理を施した。ラビング処理の条件は、径10cmのロールにナイロン(NF-77/帝人製)を貼り合わせたラビングロールを用い、押し込み量0.3mm、送り速度10cm/sec、回転数1000rpm、送り回数4回とした。

【0202】続いて、一方の基板上にスパーサーとして、平均粒径1.4μmのシリカビーズを散布し、各基板のラビング処理方向が互いに平行(パラレル)となるように対向させ、均一なセルギャップのセル(単画素の空セル)を得た。

【0203】(アクティブマトリックスセルの作製)上記同様の材料、及び条件の透明電極、ポリイミド配向膜を用い、一方の基板をゲート絶縁膜として窒化シリコン膜を備えたa-SiTFTを有するアクティブマトリックス基板とし、一方の基板にR、G、Bのカラーフィルターを有し、図10に示す画素構造のアクティブマトリックスセル(パネル)を作製した。画面サイズは10.4インチ、画素数は800×600×RGBとした。

【0204】これら単画素セル及びアクティブマトリックスパネルの夫々に液晶組成物LC-1を等方相の温度で注入し、液晶をカイラルスメクティック液晶相を示す温度まで冷却し、この冷却の際、Ch-SmC*相転移前後において-5Vのオフセット(直流)電圧を印加して冷却を行う処理を施し、素子サンプルG及びHを得た。

【0205】これらサンプルG及びRについて例1と同様の評価(配向状態、光学応答、矩形波応答、動画質評価)を行った。

【0206】1. 配向状態

サンプルGについて、室温(30℃)では最暗軸がラビ

ング方向と若干ずれた状態であり、かつ層法線方向がセル全体で一方向しかないほぼ均一な配向状態が観測された。またセル全体でC2配向となっていることが観測された。

【0207】2. 光学応答

サンプルGについて、例1と同様に±5V、0.2Hzの三角波を印加した際のセル全体の光学応答を観測すると、例1と同様の結果が得られた。

【0208】尚、このセルでは飽和電圧に達するまでドメインレススイッチングしていた。

【0209】3. 矩形波応答

サンプルGについて、例1と同様に60Hzの矩形波を印加して電圧を変化させながら光学応答特性を測定した。

【0210】その結果、セル全体の光学応答を観測すると、例1と同様の結果が得られた。

【0211】したがって、TFTアクティブマトリクス駆動による振幅変調によりアナログ階調表示が可能である。

【0212】また、この正極性の矩形波電圧印加による、立ち上がり時間（最暗状態から、所定の電圧印加により得ようとする透過率の90%の透過率となる時間）と、立ち下がり時間（所定の電圧での飽和透過率状態から当該透過率の10%の透過率となる時間）での応答速度は、高電圧（3V程度）印加の際には、夫々0.5ms、0.2msであり、低電圧（0.6V程度）印加の際には、夫々1.6ms、0.2msであり、一般的なネマチック液晶でのスイッチングに比較しても高速応答性が確認された。

【0213】4. 動画質評価

サンプルHについて、例1と同様（60Hz駆動とフレーム分割駆動による120Hz駆動）にアクティブマトリクス駆動における動画質の評価を行った。例1の結果と同様に、実用上十分と思われる輝度を有し、周辺ぼけが全く感じられない動画像が観測された。この周辺ぼけ度合いを主観評価すると、5段階評価カテゴリーで5であった。

【0214】（例5）本実施例は、上述した第2の実施の形態についてのものであり、表示素子としては実施例1と同じアクティブマトリクス型の液晶パネルを使用した。

【0215】また、カラー光源としては図18に示すバックライト光源101を使用した。すなわち、バックライト光源101は、3つの電源110と、3つのトラン

ジスタ111と、RGBの各色光を出射する7個×3組のLED112と、1つの波形発生器113と、によって構成し、電源110とトランジスタ111と7個のLED112とを直列に接続して1つの閉回路を作成し、トランジスタ111は波形発生器113によってオン/オフできるようにし、RGBの各色光が順次出射されるようにした。

【0216】なお、RGB光源材料として、RはGaAlAs、G、BはGaNを用いた。また、電源110の電圧は、Rが約14Vとし、G、Bが約25Vとし、電流値は最大20mAとした。

【0217】このような液晶装置を、図16に示す駆動方法で駆動し、

- ① 白色表示時の最大輝度
- ② R、G、B各色の色純度を評価した。

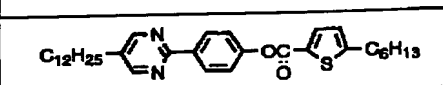
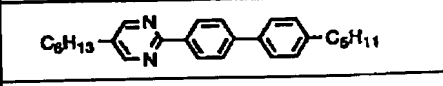
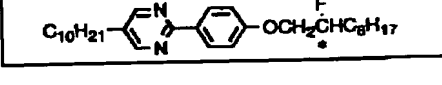
【0218】その結果、±5V駆動でのパネル輝度は110 [cd/m²]であった。また、±5V駆動で色純度を観察したが、走査線の順番に従って徐々に若干の色味の変化が観測されたが、その変化はさほど小さくなく実用上はなんら問題ない程度であった。

【0219】なお、単画素のセルを実施例1と同様に作成して配向状態や光学応答や矩形波応答（但し、矩形波の周波数は60Hzではなく180Hzとした）を調べたところ、実施例1と同様の評価が得られた。

【0220】（比較例）本比較例においては、下記に示す液晶組成物をその右側に併記した重量比率で混合して液晶49を作成した。

【0221】

【化1】

	F
	10
	80
	5

なお、作成した液晶の物性パラメータは、以下の通りであった。

【0222】

【表1】

相転移温度 (°C)	146.6 Iso - Ch - SmC* - Crv
自発分極 (30°C)	$P_s = 1.8 \text{ nC/cm}^2$
チルト角	23.7°
SmC*での らせんピッチ (30°C)	20 μm 以上

なお、液晶注入後の冷却の際に、+3Vのオフセット電圧（直流電圧）の印加を行った。それ以外の構成や製造条件等は実施例5と同様にした。

【0223】また、実施例1と同様の方法によって単面素のセルを作成して配向状態や三角波応答や矩形波応答を調べたところ、以下ようになった。

1. 配向状態

液晶の配向状態について偏光顕微鏡観察を行なった。その結果、最暗軸がラビング方向とほぼ平行となる配向状態であり、かつ層法線方向がセル全体で一方向しかないほぼ均一な配向状態が観測された。

2. 三角波応答

液晶素子が示す電気光学応答を測定するために、クロスニコル下でフォトマルチプライヤー付き偏光顕微鏡に、ラビング方向に偏光軸をあわせて暗視野となるように配置した。

【0224】これに $T_c - T = 10^\circ\text{C}$ において $\pm 5\text{V}$ 、 0.2Hz の三角波を印加した際の光学応答を観測すると、正極性への応答は電圧強度を上げるとそれに応じて徐々に透過光量が増加していくのに対し、一方負極性への応答では、電界無印加時の黒状態から実質的に透過光量が変化しないことがわかった。

【0225】また、正極性電圧を印加した状態（白表示）から電圧を切ると、黒状態へ緩和（スイッチング）する事が確認された。

3. 矩形波応答

三角波応答と同様の装置を用いて、 180Hz の矩形波を印加して $0 \sim 5\text{V}$ の範囲で電圧を変化させながら光学レベルを測定した。

【0226】その結果、全ての素子が正極性の電圧のみに応答し、電圧レベルを変えることで輝度レベルを変化させることが可能であった。

【0227】また、この正極性の矩形波電圧（飽和電圧は全て約 5V ）印加による、立ち上がり時間（最暗状態から、所定の電圧印加により得ようとする透過率の90%の透過率となる時間）と、立ち下がり時間（所定の電圧での飽和透過率状態から当該透過率の10%の透過率となる時間）での応答速度は、高電圧（ 5V 程度）印加の際には、夫々 $0.6 \sim 0.9\text{ms}$ 、 $0.2 \sim 0.3\text{ms}$ であり、いずれも 1ms 以下という高速応答が実現されており、RGBシリアル駆動が可能であることが確認された。

【0228】さらに、本比較例にて作成したアクティブマトリクス型の液晶パネルを用いて実施例5と同様にRGBシリアル駆動評価を行ったところ、 $\pm 5\text{V}$ 駆動で色純度を観察したが、パネル全面において均一な色が表現されていたが、 $\pm 5\text{V}$ 駆動でのパネル輝度は $100 [\text{cd/m}^2]$ であり、実施例5に比べて暗くなっていた。

【0229】（例6）本実施例は、上述した第2の実施の形態についてのものであって、実施例5と同様のアクティブマトリクス型液晶パネル並びにバックライト光源101を作成した。

【0230】図17に示す駆動方法で駆動してRGBシリアル駆動評価（ $\pm 5\text{V}$ 駆動をした場合のR、G、B各色の色純度の評価）を行ったところ、色再現性は良好であった。

【0231】なお、単面素のセルを実施例1と同様に作成して配向状態や光学応答や矩形波応答（但し、矩形波の周波数は 60Hz ではなく 270Hz とした）を調べたところ、実施例1と同様の評価が得られた。

【0232】

【発明の効果】以上詳述したように、本発明によれば、カイラルスメクチック相を示す液晶を用いた液晶素子であって、高速応答且つ階調制御が可能であり、動画質に優れた最輝度の液晶素子が提供される。

【0233】また、1つのフィールド期間における少なくとも1つのサブフィールド期間においては高輝度画像を表示すると共に、他の少なくとも1つのサブフィールド期間においては低輝度画像を表示するようにした場合には、1フィールド期間全体ではそれらを平均した輝度の画像が表示されていることと等価となり、従来のように画像を全く表示しない期間を設ける場合に比べて画像の輝度を高めることができる。また、カラー光源を高輝度化する必要もなく、消費電力を低くすることができる。

【0234】さらに、画像表示を線順次走査で行う場合において色再現性の低下を抑えることができる。

【図面の簡単な説明】

【図1】（a）及び（b）：SSFLC型の素子における液晶配向状態での液晶分子及び液晶の層構造を示す模式図。

【図2】（a）及び（b）：図1（a）及び（b）に示す液晶配向状態における、ダイレクタを示す模式図。

【図3】（a）：SSFLCにおける各液晶相での配向

状態を示す模式図。

(b) : 本発明の液晶素子の一態様における各液晶相での配向状態を示す模式図。

【図 4】 本発明の液晶素子の一態様におけるカイラルスメクチック液晶相での配向状態を示す模式図。

【図 5】 カイラルスメクチック C 相での配向状態を示す模式図。

【図 6】 (a) ~ (d) : 本発明の液晶素子の一態様におけるカイラルスメクチック液晶相での電圧印加による液晶分子の反転挙動を示す模式図。

【図 7】 本発明の液晶素子における電圧-透過率特性の一例を示す線図。

【図 8】 (a) 及び (b) : SSFLC における双安定配向状態でのポテンシャルの状態を C1 配向状態、C2 配向状態の夫々について示す模式図。

【図 9】 (a) 及び (b) : 本発明の液晶素子における配向状態でのポテンシャルの状態を C1 配向状態、C2 配向状態の夫々について示す模式図。

【図 10】 本発明の液晶素子の一実施態様を示す断面図。

【図 11】 本発明の液晶素子をアクティブマトリクス型の素子に適用した場合の構成例を示す平面図。

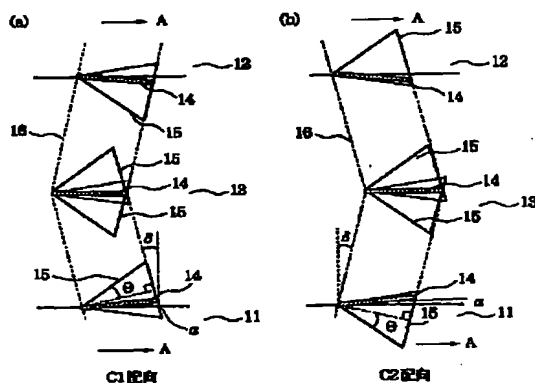
【図 12】 本発明の液晶素子をアクティブマトリクス型の素子に適用した場合の一画素の構成例を示す断面図。

【図 13】 図 10 に示す素子構造の等価回路を示す図。

【図 14】 本発明の液晶素子をアクティブマトリクス駆動する際の駆動波形及び光学特性の一例を示す図。

【図 15】 本発明にて駆動される表示装置の構成の一例を示すブロック図。

【図 1】



【図 16】 本発明に係る駆動方法の一例を示すタイミングチャート図。

【図 17】 本発明に係る駆動方法の他の例を示すタイミングチャート図。

【図 18】 バックライト光源の構成の一例を示す回路図。

【図 19】 従来の液晶装置の構成の一例を示すブロック図。

【図 20】 従来の液晶装置の駆動方法の一例を示すタイミングチャート図。

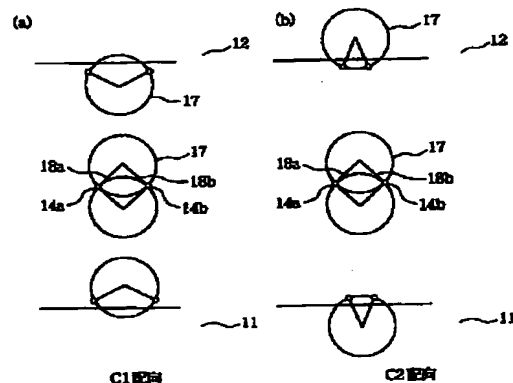
【図 21】 本発明に係る駆動方法の他の例を示すタイミングチャート図。

【図 22】 本発明の他の液晶素子における電圧-透過率特性の一例を示す図。

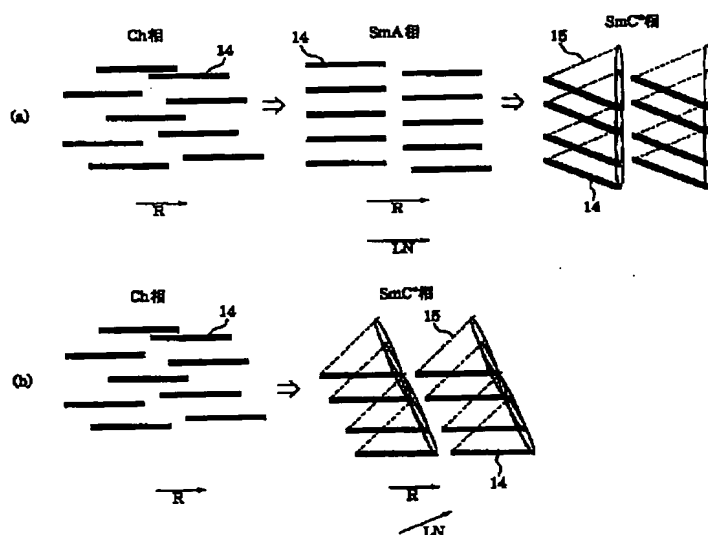
【符号の説明】

- 11、12 基板
- 13 液晶
- 14、14a、14b、14C 液晶分子
- 15 コーン
- 16 スメクチック層
- 17 コーン底面
- 18a、18b Cダイレクタ
- 81a、81b 基板
- 82a、82b 電極
- 83a、83b 絶縁膜
- 84a、84b 配向制御膜
- 85 カイラルスメクチック液晶
- 86 スペース

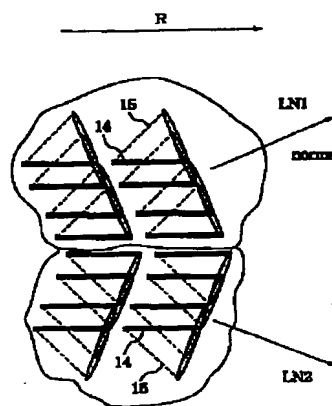
【図 2】



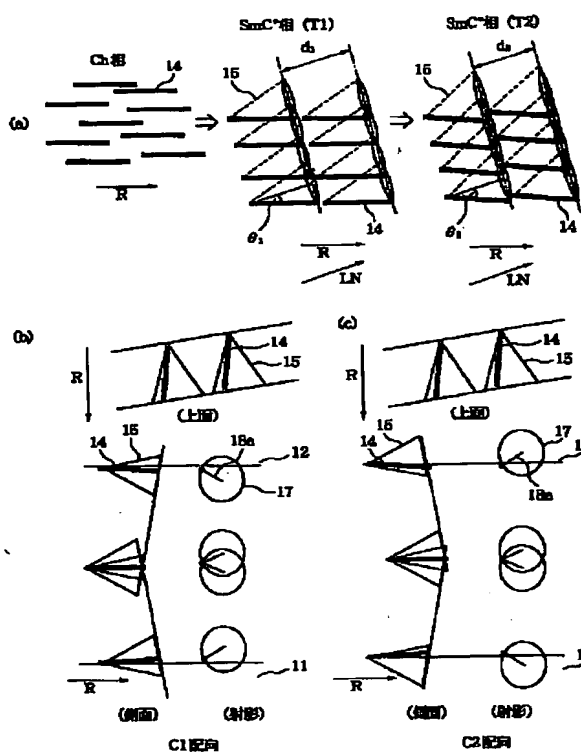
【図3】



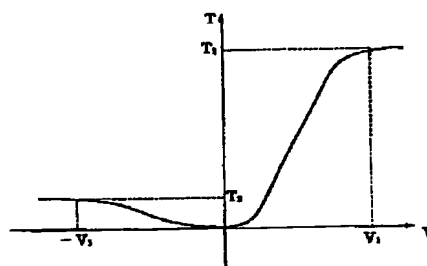
【図5】



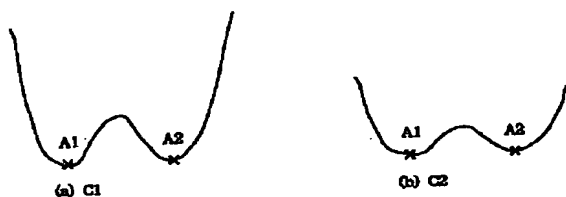
【図4】



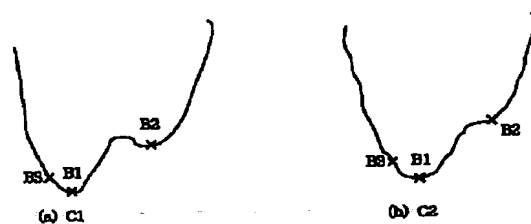
【図7】



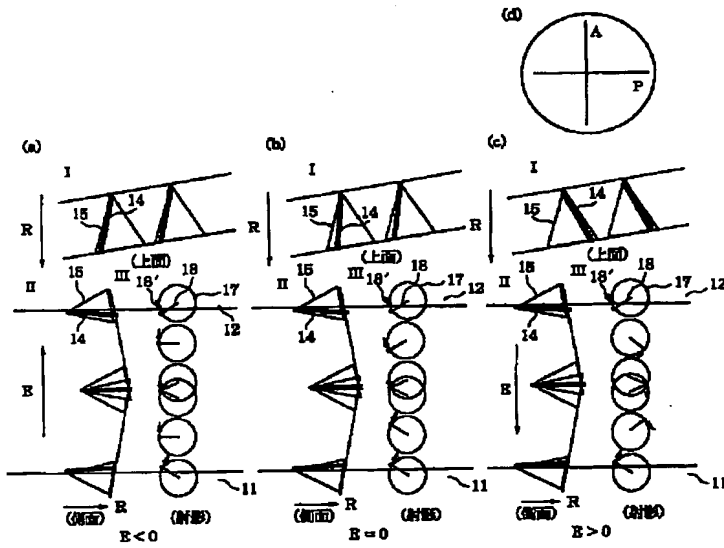
【図8】



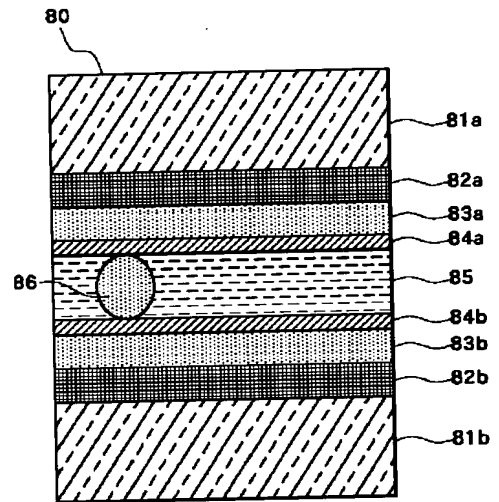
【図9】



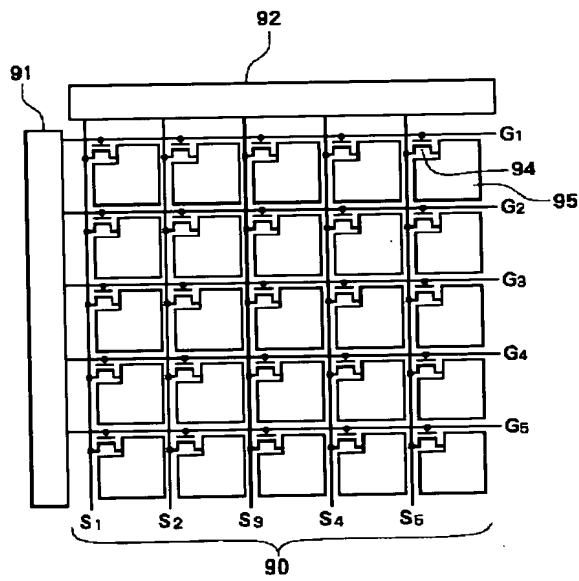
【図 6】



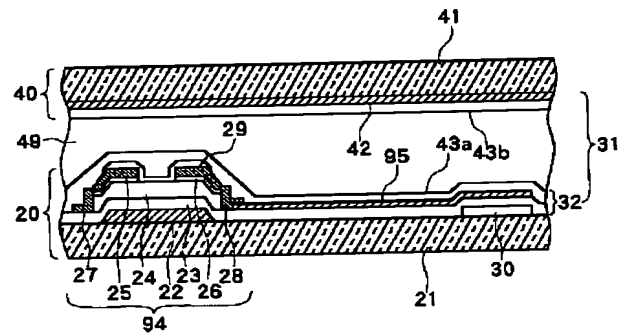
【図 10】



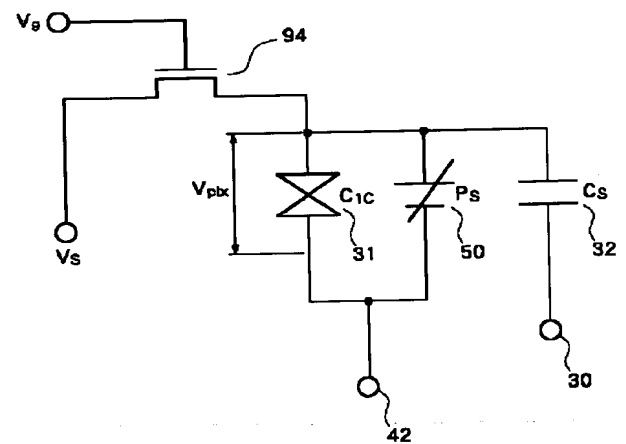
【図 11】



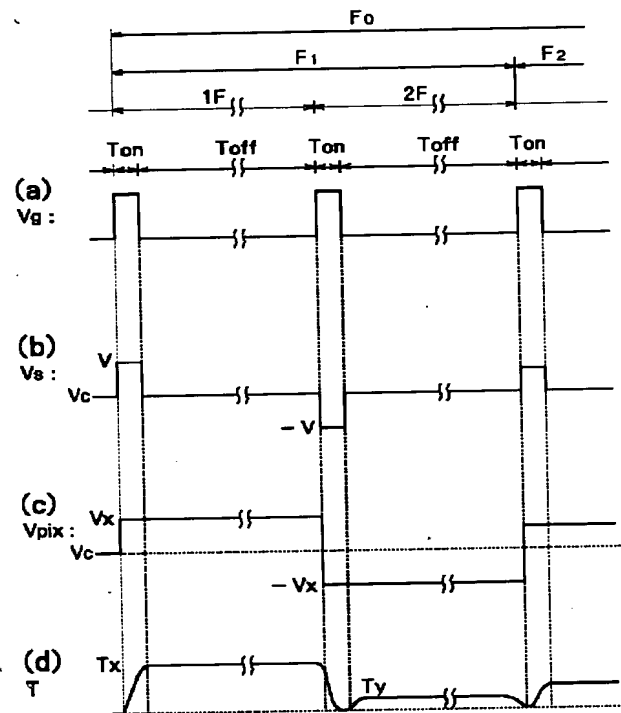
【図 12】



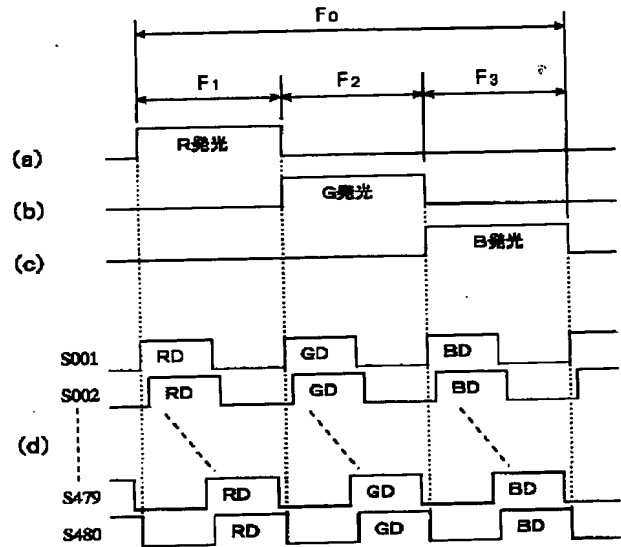
【図 13】



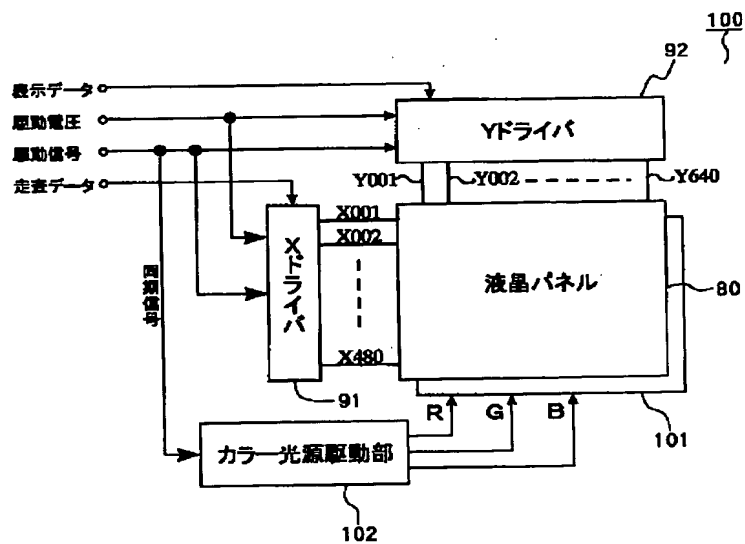
【図14】



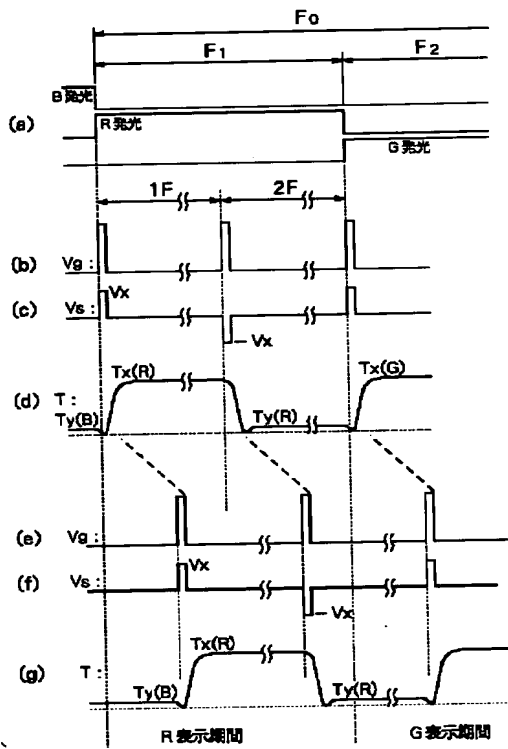
【図20】



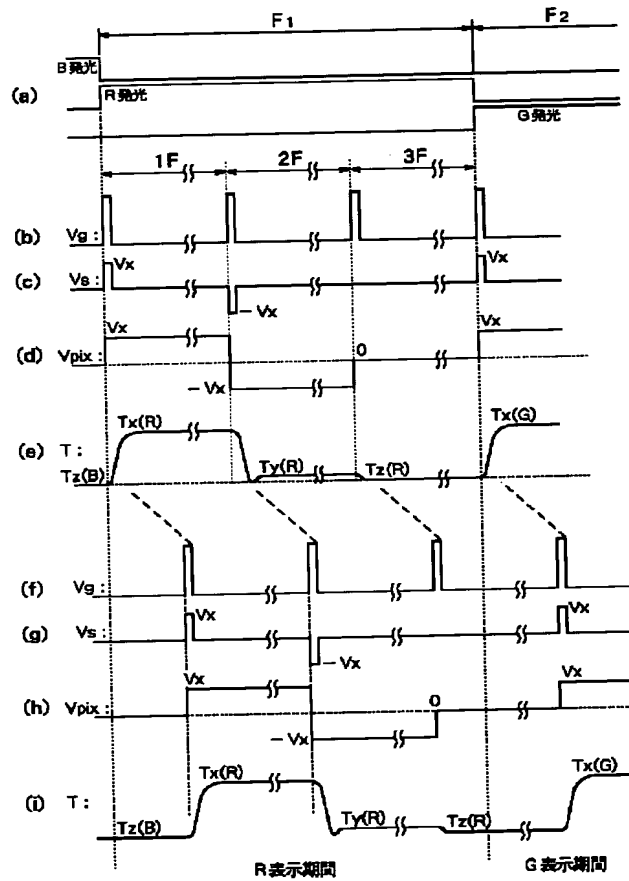
【図15】



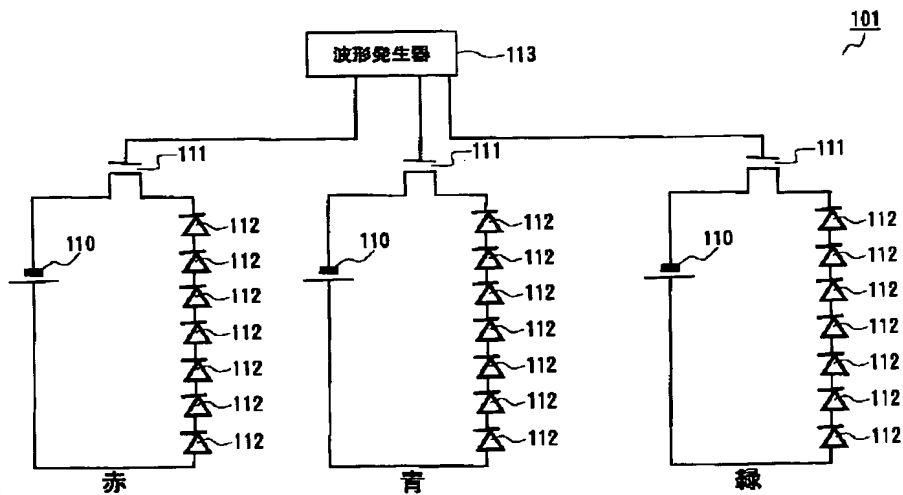
【図 16】



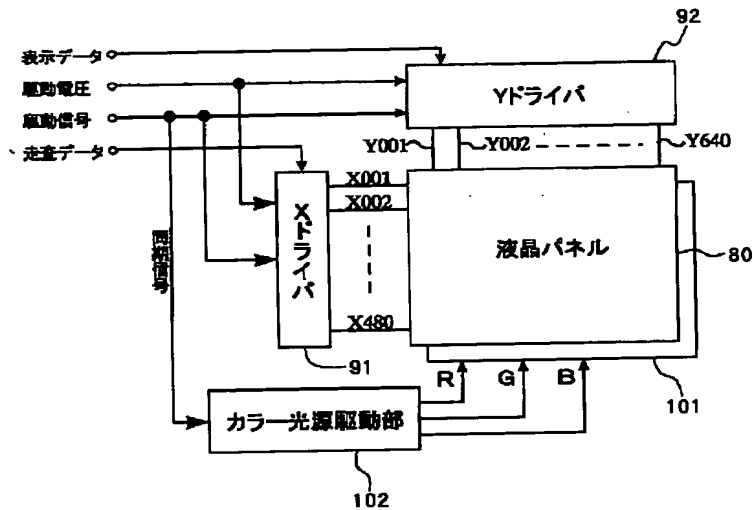
【図 17】



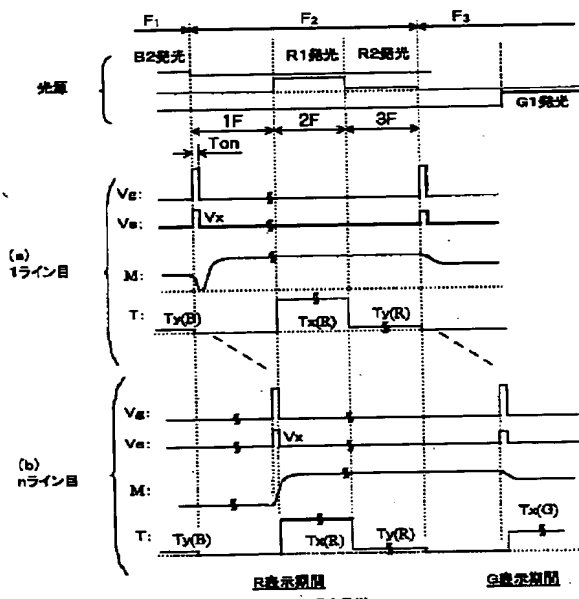
【図 18】



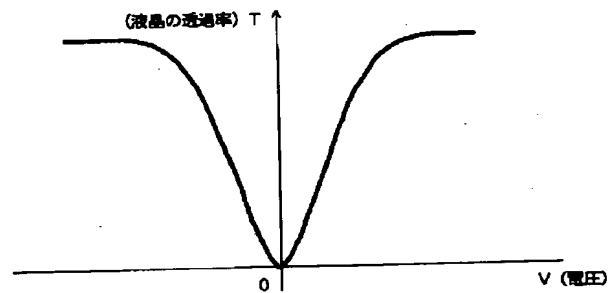
【図19】



【図21】



【図22】



フロントページの続き

(72)発明者 門叶 剛司
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 森 省誠
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 森山 孝志
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 磯部 隆一郎
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

F ターム(参考) 2H093 NA16 NA53 NA65 NC34 NC38
NC43 ND06 ND17 ND54 NE04
NE06 NF19 NF20 NH15
5C080 AA10 BB05 CC03 DD03 DD08
DD27 EE19 EE29 EE30 FF12
GG02 JJ02 JJ03 JJ04 JJ05
JJ06 KK02